

南華大學
財務管理研究所碩士論文

A THESIS FOR THE DEGREE OF MASTER OF BUSINESS ADMINISTRATION
INSTITUTE OF FINANCIAL MANAGEMENT
NAN HUA UNIVERSITY

臺灣 IC 設計廠商成本效率與獲利性指標之關聯分析
THE STUDY OF THE RELATIONSHIP BETWEEN COST
EFFICIENCY AND PROFITABILITY INDEX OF IC DESIGN FIRMS
IN TAIWAN

指導教授：盧永祥 博士

ADVISOR: PH.D. YUNG-HSIANG LU

研究生：陳英峰

GRADUATE STUDENT: YING-FENG CHEN

中華民國九十六年七月

南 華 大 學

財 務 管 理 研 究 所

碩 士 學 位 論 文

臺灣 IC 設計廠商成本效率與獲利性指標之關聯分析
The Study of The Relationship between Cost Efficiency
and Profitability Index of IC Design Firms In Taiwan

研究生：陳榮崎

經考試合格特此證明

口試委員：

施 孟 隆

孫 瑞 真

盧 永 祥

指導教授：盧 永 祥

系主任(所長)：邱 親 煥 正

口試日期：中華民國 九十六 年 五 月 十 九 日

謝辭

本論文能順利完成，首先感謝盧永祥博士的悉心指導。從一開始的研究方向、理論模型建立、實證結果討論，甚至在論文格式方面，均不厭其煩的逐句修正。師恩浩瀚，永銘於心，在此謹向恩師致上最誠摯的敬意。

在校求學期間，感謝白宗民博士、許鈺珮博士、張瑞真博士、梁雪富博士、徐清俊博士、簡明哲博士及鍾國貴博士在課堂上的認真授課和經驗的傳承，使得學生充實本身專業技能，並引導學生在研究的道路上有更多的選擇。

在研究過程中，感謝各位同窗的相互砥礪，其中雯津在論文撰寫過程中，適時的關懷和鼓勵更是銘記於心，最後感謝家人始終給於支持與鼓勵，才能使我順利完成學業，僅將此論文獻給我的家人。

英 峰 謹致於嘉義溪口

中 華 民 國 九 十 六 年 七 月

南華大學財務管理研究所九十五學年度第二學期碩士論文摘要

論文題目：臺灣 IC 設計廠商成本效率與獲利性指標之關聯分析

研究生：陳英峰

指導教授：盧永祥博士

論文摘要內容：

本研究旨在以 Battese and Coelli(1995)提出的隨機邊界模型(Stochastic frontier model)為基礎，使用超越對數函數(Translog function)，建立隨機成本邊界模型，衡量臺灣地區2001至2005年38家上市、上櫃IC設計廠商之相對成本效率，且進一步分析專利權、廠商規模對成本效率之影響，並將成本效率與獲利性指標做一聯結，以了解兩者之間的關聯性。茲將本研究之結論歸納如下：

- 1.經由相關的檢定發現，臺灣 IC 設計廠商是較符合 Translog 隨機成本邊界模型，並透過模型的估算後可知，整體廠商的成本效率值達到 0.908，顯示廠商仍有 9.2%的改善空間。
- 2.專利權的增加會直接對成本效率產生正向的影響，係指專利權愈多，愈有成本效率。
- 3.廠商規模與成本效率呈現顯著負相關，表示廠商規模持續擴大將導致成本效率降低。
- 4.成本效率值與獲利性指標皆呈正向關係，表示廠商成本效率越高，獲利能力亦越佳；另外在董監事持股和成立時間，與獲利性指標並沒有顯著的關係存在；負債比率則與獲利性指標呈現負向關係，顯示廠商的資本結構相當健全且資金也相當充裕；淨值成長率和獲利性指標呈現正向關係，顯示廠商成長率越高，獲利能力也越好。

關鍵詞：IC 設計、隨機成本邊界函數、成本效率、專利權、獲利性

Title of Thesis : The Study of the Relationship between Cost Efficiency and Profitability Index of IC Design Firms in Taiwan

Name of Institute: Institute of Financial Management, Nan Hua University

Graduate date: May 2007

Degree Conferred: M.B.A.

Name of student: Ying-Feng Chen

Advisor: Ph.D. Yung-Hsiang Lu

Abstract

This study gathers data from 38 listed and OTC IC design firms in Taiwan during the period from 2001 to 2005. We adopt Battese and Coelli's(1995) model of stochastic frontier function to evaluate the cost inefficiency scores and inefficiency model simultaneously. Furthermore, the relationship between cost efficiency and profitability index is also studied. The conclusions can be summarized as follow:

- 1.The results shows that Taiwan IC design firms accommodates more to the Translog model, and it is found that the efficiency value of the integral manufacturer reaches 0.908, indicating that there is still 9.2% for improvement.
- 2.The increase of patent rights will directly impact on the cost efficiency positively.
- 3.The scale of firms will significantly negatively impact on cost efficiency. The over-expansion of IC design firms will lead to the decrease of cost efficiency.
- 4.The results indicate that cost efficiency value and profit index are found to be in a positive proportion, showing that the higher the cost efficiency of the firms the better profit-making capability will be. On the other hand, it is found that there is no significant relationship between share-holding of director and supervisor and time of establishment. In addition, the part of liability ratio and growth rate of net value are as expected, indicating capital structure of the firms is healthy and abundant.

Keywords : IC Design, Stochastic Cost Frontier Function, Cost Efficiency, Patent, Profit

目 錄

	頁次
準碩士推薦函.....	ii
論文口試委員審定書.....	iii
謝辭.....	iv
中文摘要.....	v
英文摘要.....	vi
目錄.....	vii
表目錄.....	viii
圖目錄.....	ix
第一章 緒論.....	1
第一節 研究背景與動機.....	1
第二節 研究目的.....	3
第三節 論文架構.....	3
第二章 產業概述與文獻回顧.....	5
第一節 產業概述.....	5
第二節 效率與衡量方法.....	14
第三節 文獻回顧.....	18
第三章 研究設計.....	25
第一節 研究流程.....	25
第二節 理論模型.....	27
第三節 資料來源與變數設定.....	32
第四節 實證模型.....	36
第四章 實證結果.....	40
第一節 敘述統計.....	40
第二節 隨機邊界模型的估計結果.....	43
第三節 成本效率與獲利性指標之分析.....	51
第五章 結論與建議.....	54
第一節 結論.....	54
第二節 建議.....	55
參考文獻.....	56
附錄一 樣本廠商.....	61
附錄二 分類廠商.....	64

表 目 錄

	頁次
表 2-1 IC 產品應用類型	7
表 2-2 臺灣 IC 設計業各項重要指標	10
表 3-1 投入產出變數	33
表 3-2 預期影響成本效率方向	34
表 3-3 獲利性指標變數	35
表 3-4 預期財務指標影響方向	36
表 4-1 變數基本統計量	42
表 4-2 成本邊界估計結果	44
表 4-3 隨機邊界成本函數的設定與選擇	45
表 4-4 廠商整體成本效率值	46
表 4-5 上市櫃廠商之差異分析	49
表 4-6 廠商產品別之差異分析	50
表 4-7 相關係數與 VIF 檢定	51
表 4-8 迴歸模型檢定	52
表 4-9 迴歸結果	53

圖 目 錄

	頁次
圖 1-1 論文架構	4
圖 2-1 IC 產業生產流程	8
圖 2-2 IC 設計年營收及成長率變化	10
圖 2-3 IC 設計廠商家數成長趨勢	11
圖 2-4 IC 設計廠商平均營收	11
圖 2-5 IC 設計產業各領域營收規模	12
圖 2-6 IC 設計產業各領域營收成長率	12
圖 2-7 效率前緣	15
圖 3-1 研究流程	26
圖 4-1 廠商成本效率值大於 0.9 家數統計	47
圖 4-2 廠商平均成本效率值之變化	48
圖 4-3 上市櫃廠商成本效率值之變化	49
圖 4-4 廠商產品別成本效率值之變化	50

第一章 緒論

第一節 研究背景與動機

積體電路(Integrated Circuit, IC)產業二十餘年來，從技術引進、生根，至全面蓬勃發展，形成上、中、下游完整的生態體系，並且創造高額の產值，2005年產值約1.1兆新台幣，成為全球第四大產國，僅次於美、日、韓三國，在全世界半導體產業(Semiconductor industry)中佔有相當重要的地位(電子市場工業年鑑，2006)。由上述可知IC產業是我國高科技發展的成功典範，更是帶動我國經濟持續成長的重要動力。

在全球IC設計產業中，美國IC設計業者佔全球市場規模比重的78%，而臺灣IC設計業者則佔全球比重的18%，相較歐洲、日本的各占2%，及大陸與加拿大各占的0.4%為高；所以，臺灣IC設計產業已位居全球IC設計產業第二大、僅次於美國業者，成為國際矚目的明星產業，1998至2005年時，產值由469億大幅增至2,850億新台幣，工研院產業經濟與趨勢研究中心(Industrial Economics & Knowledge Center, IEK)預估2006年IC設計業產值將達3,200億新台幣，較2005年成長12.3%。此外，由於IC設計業位居半導體產業的前端，屬於高技術與智慧密集的產業，不論在毛利率、員工平均產值及獲利性方面，均領先其餘的IC製造、封裝、測試等次產業。由於IC設計業的蓬勃發展，直接或間接帶動半導體產業的整體發展，再配合科學園區的產業群聚效果，更對國內IC產業帶來相當大的助益。

不論從臺灣IC設計產業的產值、成長率及佔全球IC設計產業之比重，均能窺知臺灣IC設計產業的重要性與發展潛力。由於IC設計的高毛利與高獲利特性，創造了高額の產值，致使它在臺灣產高科技產業中，受到相當程度的重視。

但近年來隨著全球電子產品發展趨勢之潮流，資訊產品逐漸失去其市場規模領先的地位，使得臺灣 IC 設計產業面臨產品發展轉型危機；再者，近年來全球電子、資訊、家電等高科技產品，製造基地逐漸移往具生產優勢的中國，中國更提出全力發展高附加價值的芯片設計產業，因此，中國 IC 設計公司如雨後春筍般冒出，同樣使得臺灣 IC 設計產業受到相當的威脅(陳建宏，2004)。

雖然 IC 設計產業，曾在臺灣享有高成長的盛況，但在這一兩年來，面對國內惡性競爭、市場需求走緩、設計成本日益高漲的嚴苛產業環境，再加上同時面對國際大廠，與中國大陸、韓國等後起之秀的雙面夾擊，已使得設計業者面臨前所未有的挑戰。因此，如何洞察產業脈動、掌握市場先機，且在既有的競爭優勢下，為臺灣 IC 設計產業在目前全球不景氣之中，開創一片新的局面，故針對 IC 設計產業進行成本效率(Cost Efficiency)之分析，實為迫切需要。

由於 IC 設計產業著重於技術與人才的獲得，而技術的獲得又與研發投入的多寡有密切的關係；因此，研發亦為 IC 設計產業成長的關鍵因素，換言之研發決定了 IC 設計業的競爭能力。根據林卓民、馬維揚、陳慧珠(2001)認為研究發展支出存有時間遞延效果，可能使廠商做出不正確的生產決策，但專利權較能正確的反映現況，使得廠商能調整要素投入比例，進而增加產業的平均技術效率；因此，本研究擬定以專利權取代研發支出，以消除時間遞延效果。

另外，本文亦針對廠商獲利性(Profitability)與成本效率作一結合，進一步探討兩者之間的關聯性。本研究蒐集2001至2005年臺灣38家IC設計廠商進行成本效率分析，並加入無效率因子，了解國內IC設計廠商是否有效控制成本，以及無效率因子對成本效率的影響關係，最後再探討成本效率與獲利性之關聯性。

第二節 研究目的

根據上述的動機，本研究利用2001至2005年縱橫資料(Panel Data)，以隨機成本邊界分析法(Stochastic Cost Frontier Analysis)衡量我國IC設計廠商的成本效率，且針對獲利性指標與成本效率加以探討；最後，依實證結果提出結論與建議，期許研究結果能帶給未來研究者及廠商管理者，作為績效衡量和改進之參考。本文的研究目的，可簡要敘述為以下幾點：

- 一、利用隨機邊界模型，探討IC設計廠商的成本效率。
- 二、分析影響IC設計廠商成本無效率的因素。
- 三、探討IC設計廠商成本效率與獲利性指標之關聯性。

第三節 論文架構

本研究首先於第一章說明研究背景、動機、目的、論文架構；第二章為IC設計產業之介紹，包括IC產業的來源、產品分類、特性及未來發展趨勢，後續介紹效率的定義、隨機邊界法及績效評估的相關文獻；第三章為研究設計，介紹研究流程、資料選取與變數定義、闡述模型之理論基礎，包括隨機邊界函數、成本函數及超越對數函數；第四章為樣本敘述統計與實證分析；第五章則為本研究的實證結論，並提出未來研究方向與建議。本研究之架構如圖1-1所示。

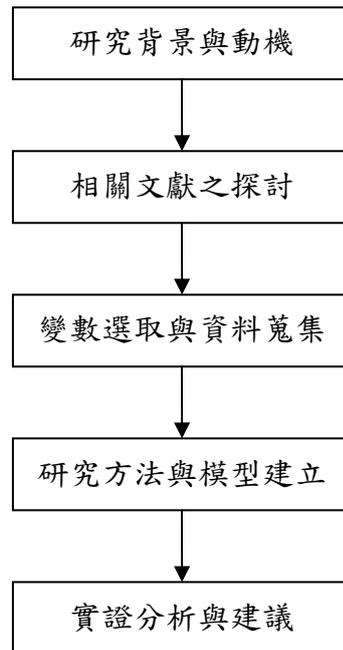


圖 1-1 論文架構

第二章 產業概述與文獻回顧

本章第一節先瞭解 IC 設計產業的概況；第二節說明效率的定義及評估方法，並針對相關評估方法的優缺點加以比較；第三節再探討高科技產業的績效評估與效率，且與財務指標關聯性的相關文獻，藉由上述之探討以確定研究的主軸。

第一節 產業概述

為了解IC設計產業之整體概況，首先，針對於IC產業的來源、分類加以介紹；其次，為IC設計產業的特性及未來發展趨勢。

一、IC產業的來源

1947年美國貝爾實驗室發明電晶體取代傳統的真空管後，人類真正邁入「半導體」時代，所謂半導體是一種導電能力介於導體與半導體之間的材料，利用半導體此種特性發展純固態的電晶體元件，因半導體所製造的電晶體，具體積小且便宜的特性，很快的取代了真空管在電子產業的地位。1958年德州儀器(Texas Instruments Incorporated)開發積體電路(IC)，所謂IC是將電晶體、二極體、電阻器與電容器等電路元件，及線路聚集微縮為一顆矽質半導體，形成一個完整的電路邏輯，以達成控制、計算或記憶等功能，自1960年正式生產後，IC產業以成為資訊電子產業的關鍵元件產業。美國諾斯(Noyce)博士發明半導體以來，不過短短的四十年，但半導體產業規模日益擴大，對全球經濟的影響與日俱增(馬維揚、楊永列、傅碩玲，2003)。

二、IC產品的分類

IC是將一電路設計，包括線路及電子元件，做在一片矽晶片上，使其具有處理資訊的功能，具體積小及處理資訊功能強之特性，依功能可分為四類產品：邏輯IC、微元件IC、記憶體IC、類比IC。此外，依應用領域的不同，可區分資訊IC、消費IC、通訊IC。茲概述如下：

(一)依功能區分：

1.邏輯IC(Logic IC)

為了特殊資訊處理功能而設計的IC，目前較常用在電子相機、3D Game等相關產品。

2.微元件IC(Micro-component IC)

指有特殊的資料運算處理功能的元件；有三種主要產品：微處理器係指微電子計算機中的運算元件，如電腦的CPU；微控制器係指電腦主機與界面的控制系統，如音效卡、影視卡等控制元件；數位訊號處理係指將類比訊號轉為數位訊號，通常用於語音及通訊系統。

3.記憶體 IC(Memory IC)

係指用於儲存資料的元件，通常用在電腦、手機、隨身碟、記憶卡、電視遊樂器、電子辭典等。

4.類比IC(Analog IC)

具低複雜性、應用面積大、整合性低、流通性高是此類產品的特色，通常做為語言與音樂IC及電源管理與處理的元件。

(二)依應用範圍區分：

相關應用範圍和產品項目見表2-1。

表2-1 IC產品應用類型

分類	應用範圍	產品項目
資訊 IC	PC 主機	CPU、晶片組、Audio、Video、Modem
	週邊設備	CRT、LCD、HDD、CD-RW、DVD-ROM、Flash Card、印表機、掃瞄機、鍵盤、滑鼠、搖桿
	週邊傳輸	USB、IDE、PCI、IEEE1394、RS232、IEEE1284
	記憶體	DRAM、SRAM、Flash
消費性 IC	語音	語音合成、語音壓縮(MP3)、CD 隨身聽
	影像	影像顯示：LCD 影像擷取：PC Camera、DSC(數位相機)
	手持式裝置	翻譯機、PDA、股市傳訊機、掌上遊樂器
	家用終端	Set-top Box(STB)、家用遊樂器
通訊 IC	有線網路	10M/100M Ethernet、Hub、Switch、Router、Gateway
	無線網路	藍芽、IEEE802.11、Home PNA、GSM、CDMA

資料來源：松翰科技公開說明書(2000)。

三、IC設計的特性

1980年代，晶圓代工工業的興起，提供了IC設計業興起的動力，無晶圓廠的IC設計公司只需專注在產品的研發及銷售，且無需負擔晶圓廠在景氣蕭條時之龐大設備折舊費用，未來專業分工的需求將更趨明顯。因此，以下針對臺灣IC設計產業的特性加以說明(王文宏，2000)：

(一)具有虛擬晶圓廠(Virtual Fabless)

1996年時台積電董事長張忠謀先生提出，認為若要跨入垂直整合之半導體產業，將產生龐大的資金需求，對臺灣是不利的。因此，若能從事專業分工生產，則有利可圖，進而衍生出無晶圓廠(Fabless)之IC設計公司。

(二)IC產業技術密集度高

在臺灣的IC產業中，大體可分為IC設計公司及非IC設計公司。非IC設計公司，如封裝、測試、光罩、IDM及專業晶圓代工廠商(見圖2-1)，著重於技

術製程的進展；因此，必須投入大量資金在機器設備上，以強化競爭力；IC設計業者面對下游應用產品功能日新月異，以及客戶對產品高品質及高效能之要求，故唯有不斷推出新產品才能確保競爭優勢，而任何產品開發及製程技術的改良，均需投注大量之人力及研發經費，才能強化本身競爭力。由此可知，IC產業為技術密集的高科技產業，而IC設計則著重於人力技術，所以知識與專業人才則為IC設計公司成敗之關鍵。

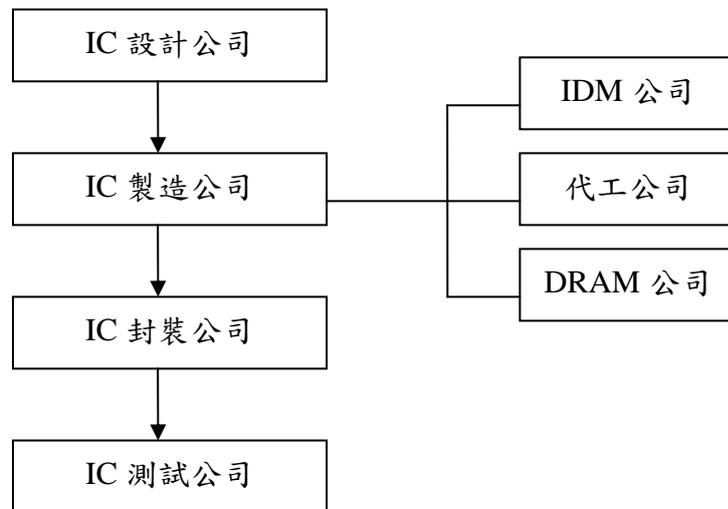


圖2-1 IC產業生產流程

資料來源：整理自工研院電子所

(三)設備資金需求少，資金需求障礙低

IC設計屬智慧型產業，研發能力為公司最大的競爭利基，且設備投資遠比IC製造及封裝等行業為低，故在固定資產及資金需求上，以研發時所需之儀器設備為主，故IC設計有設備資金需求少之特性。

(四)對代工廠商之依存度高

由於國內半導體生態為專業分工，故IC設計產業對晶圓代工、封裝、測試之依賴程度高。因此，IC設計公司無不設法開拓多源(multiple sourcing)

的代工廠，或是轉投資新設的代工廠，以確保產能與成本的競爭優勢。

(五)IC產品生命週期短

IC產品世代交替的頻率，則取決於市場需求及新產品的問世，隨著新製程、新產品及新功能之出現，周邊IC亦需相對更新，故IC產品世代更替之速度為其他產業所不及。因此，對於IC設計業者而言，所設計的電路圖亦需隨IC產品的新功能之要求，調整其研發策略。

四、IC設計業的未來趨勢

2005年臺灣IC設計業者有300家，營業額達2,850億新台幣(見表2-2)，佔國內整體IC產值1.1兆的25%。在成長率上可發現，2001年由於全球半導體市場低迷，間接影響我國IC設計業的成長率(僅5.9%)，而在2002年後景氣持續好轉，成長率平均都維持在20%左右，但隨著總體景氣趨緩，2005年成長率快速滑落到9.3%。而在內外銷比例上，從2002年超過50%後便一路上揚，2005年更高達65%，主要原因在於中國半導體需求與日俱增，其旺盛的需求來自於國內外系統大廠，均於中國設立組裝生產線，IC設計業者被要求直接交貨至中國大陸。

IC設計業者的資本支出主要有二大部分，電子設計自動化(Electronic Design Automation, EDA¹)工具與測試設備，由於測試設備日益昂貴，且需花費人力維護，測試生產部分大多已外包委測，僅留下少數測試機台供新產品驗證之用。而在R&D的部份，2004年R&D總金額為237.3億新台幣，佔營收比重9.1%，較2003年下滑，但至2005年則回升到10%。

¹是指利用電腦軟體工具將複雜的電子產品設計過程自動化，以縮短產品開發時間，協助工程師設計電子產品，提高其市場競爭力。

表2-2 臺灣IC設計業各項重要指標

	1999年	2000年	2001年	2002年	2003年	2004年	2005年
廠商家數	127	140	180	225	250	260	300
營業額(億新台幣)	742	1,152	1,220	1,478	1,902	2,608	2,850
成長率(%)	58	55.3	5.9	21.1	28.7	37.1	9.3
內外銷比率(%)	62:38	59:41	51:49	49:51	45:55	37:63	35:65
資本支出/營業額(%)	6.5	6.0	7.8	4.9	3.5	2.5	3
R&D/營業額(%)	8.9	9.3	10.1	10.2	12.8	9.1	10

資料來源：工研院IEK-ITIS計畫(2005)。

對臺灣IC設計業者而言，無可避免受到大環境的影響，以及產品線處於調整期，2005年的成長力道趨緩。1999年臺灣IC設計業營收僅742億新台幣，到2000年則上升到1,152億新台幣，較1999年大幅成長55.3%。2001至2005年營收分別為1,220、1,478、1,902、2,608、2,850億新台幣，而五年間的年成長率都約近兩位數(見圖2-2)。在廠商家數方面，在1999年時有127家，往後逐年快速成長，至2005年已成長至300家以上，成長趨勢居各產業之冠(見圖2-3)。由平均營收的部份可知，IC設計業平均營收均約達6億新台幣以上(見圖2-4)。

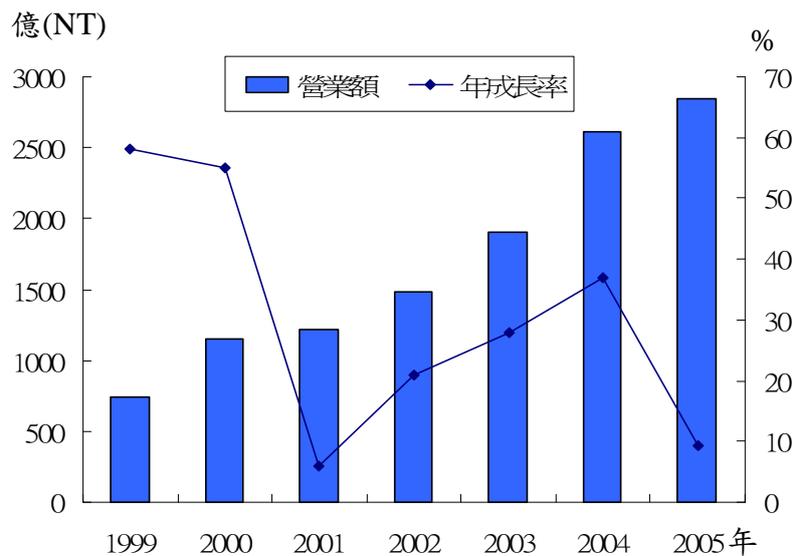


圖 2-2 IC設計年營收及成長率變化

資料來源：整理自工研院IEK-ITIS計畫(2005)

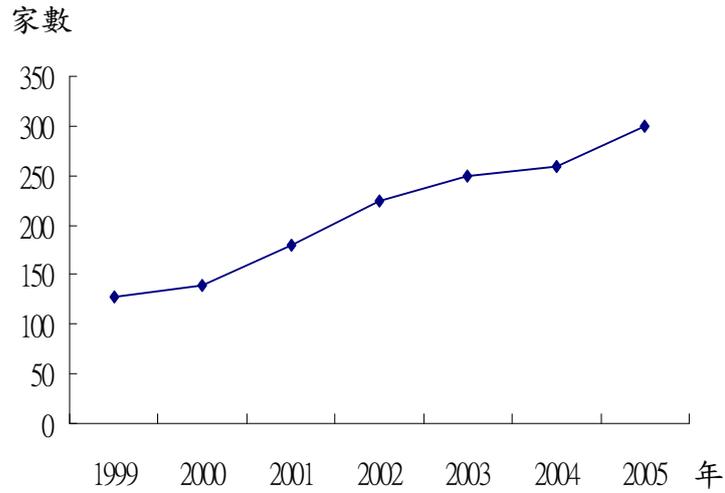


圖2-3 IC設計廠商家數成長趨勢

資料來源：整理自工研院IEK-ITIS計畫(2005)

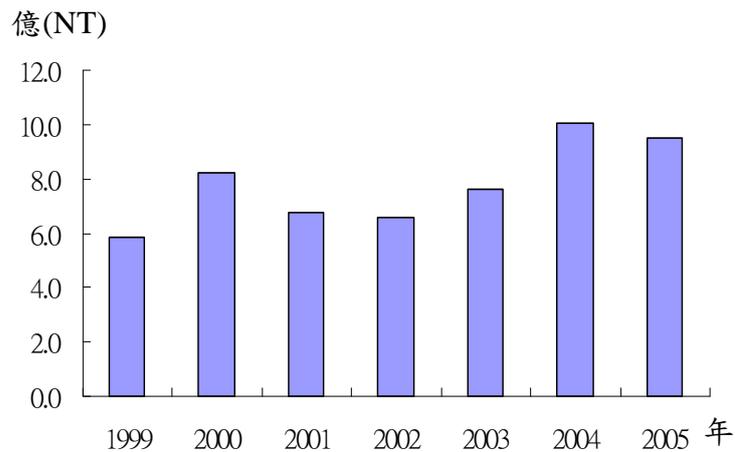


圖2-4 IC設計廠商平均營收

資料來源：整理自工研院IEK-ITIS計畫(2005)

在IC產品應用的領域上，2004年臺灣IC設計產品以光儲存晶片的營收最高，其次為消費性IC與平面顯示器IC(見圖2-5)，在2005年則是以平面顯示器IC為最高，其次為光儲存晶片與消費性IC。至於在營收成長方面，2004年因國內大尺寸面板出貨激增，以及彩色手機的面板需求大增，顯示器領域有將近八成

的營收成長(見圖2-6)，而表現較不理想的為資訊、光儲存與通訊；消費及類比晶片表現平平；記憶體及設計支援均有超過三成的營收成長。而2005年營收成長部份，表現最佳的是顯示器與通訊IC，通訊的大幅成長歸功於聯發科技的手機晶片，而顯示器領域有將近五成的營收成長；類比晶片與設計支援領域表現持穩，均有兩成左右的營收成長；至於2005年成長率較不理想的產品領域則為記憶體與光儲存。

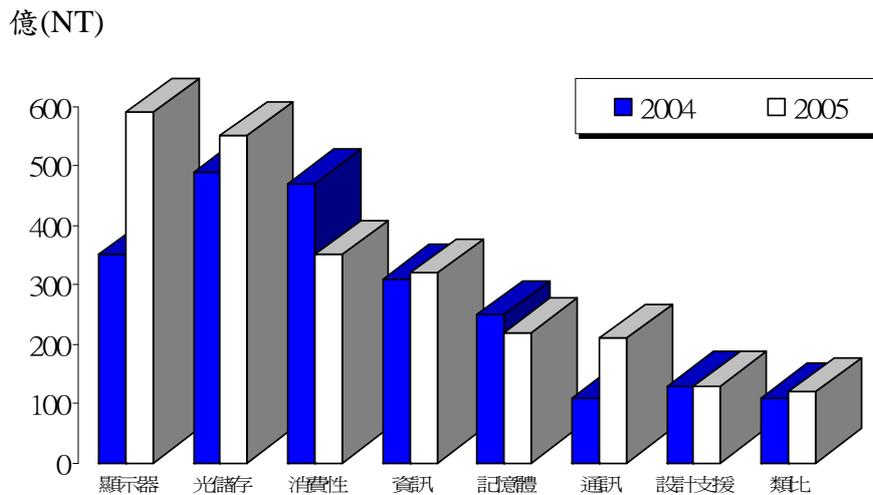


圖2-5 IC設計產業各領域營收規模

資料來源：整理自工研院IEK-ITIS計畫(2005)

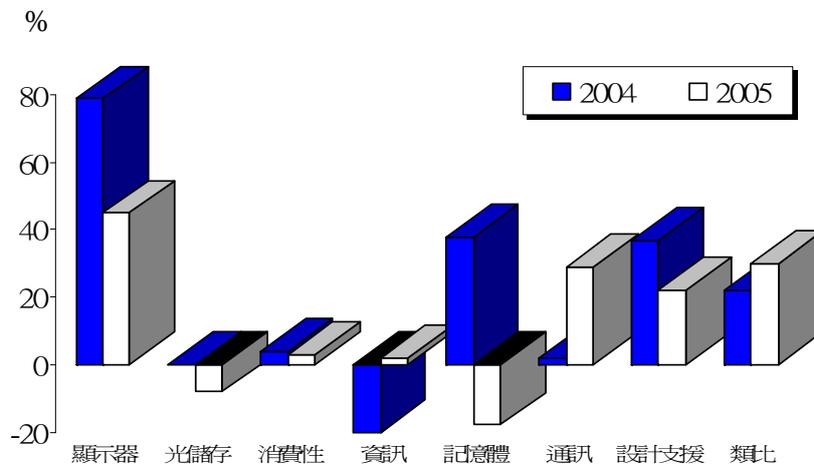


圖2-6 IC設計產業各領域營收成長率

資料來源：整理自工研院IEK-ITIS計畫(2005)

隨著IC設計面的應用越來越廣，當前IC的應用範圍已從傳統的消費性電子產品、PC，逐漸擴大到無線通訊、網際網路及資訊家電等新興領域，而產品也將走向輕薄短小、高品質、低耗電、低單價等特性，使得傳統的IC設計方式已不敷使用，必須導入一套新的設計概念與方式，因此系統晶片(System on a Chip, SoC²)順應而生(簡志勝，2005)。

而隨著SoC技術的快速發展，業者必須具備整合各種不同矽智財(Silicon Intellectual Property, SIP；或簡稱IP³)的能力，並以隨插即用的方式置入設計中，使產品的開發時程縮短；另外，也需具有開發獨特功能之SoC的能力，結合聲光、影像、速度與傳輸等功能於單一晶片，並且隨著產品之應用目的調整產品功能及特性。

綜合IC設計業的發展概況可以知，IC設計強調創新、產品必需不斷推陳出新，利潤雖高但進入門檻低，造成一窩蜂的相繼投入，使得IC設計產業的毛利每下愈況。廠商在短期內雖有超額利潤，但長期則只能賺取合理的報酬，到最後將可能只有成本最低的廠商得以生存。

因此，臺灣IC設計廠商在面臨國際大廠，與中國政府極力扶植的IC設計公司夾擊之下，產業內的競爭壓力將倍於以往。而以產品面來說，臺灣IC設計的主要產品已成功由資訊轉往消費性領域，但與全球IC設計業以通訊為主的營收結構，仍有相當大的差異，而臺灣廠商已積極佈局無線通訊與新興數位消費性產品，預料在未來數年IC設計產業的營收成長必然可期。

² SoC：可稱為系統晶片、單晶片系統、整合型系統晶片或系統單晶片。

³ IP：一種事先定義、曾經驗證、可以重複使用的功能組塊，如果將IC設計比喻為堆積木，那麼IP就是各種造型的積木，因此，IP亦可解釋為功能元件組塊，即IC設計業者可運用功能元件資料中的IP，做適當的組合而成為一顆IC。

第二節 效率與衡量方法

本節分為兩部分，首先針對效率的基本概念加以說明；其次為各項效率衡量方法優缺點的比較。

一、效率概念

「效率」在經濟學領域中所涵蓋的範圍相當廣泛，其核心意義是指產出與投入的比率關係，通常是以每單位成本所產生的價值最大化，或每單位產品所需成本的最小化，做為計算效率的基礎。

傳統的效率分析大部分採用最小平方法(Least Squares Method)推估「平均」的效率值；所以，無論在成本、利潤與生產方面，均不是最有效率的情形，且無法以合理基準計算廠商間的生產效率。Farrell(1957)首先提出以生產前緣(Product Frontier)衡量效率之觀點，利用線性規劃(Linear Programming)求出效率生產函數，並將經濟效率分為技術效率(Technical Efficiency, TE)與價格效率(Price Efficiency, PE)，技術效率是衡量廠商在一固定投入要素，追求極大化產出的能力，價格效率則是衡量廠商最適要素投入比例的能力，並以生產邊界的概念來衡量無效率值的大小，因此效率的概念有了實證的依據。整體效率(Overall Efficiency)則為技術效率與價格效率兩者之乘積(孫遜，2004)。

有關Farrell效率衡量的概念，以圖2-7加以說明。假設某產業的廠商，以要素投入 $X=(X_1, X_2)$ ，要素價格 $W=(W_1, W_2)$ ，生產單一產品Y，價格為P，產出水準為 $Y=f(X_1, X_2)$ ，邊界生產函數以等產量曲線ZZ'表示，MM'為等成本線。

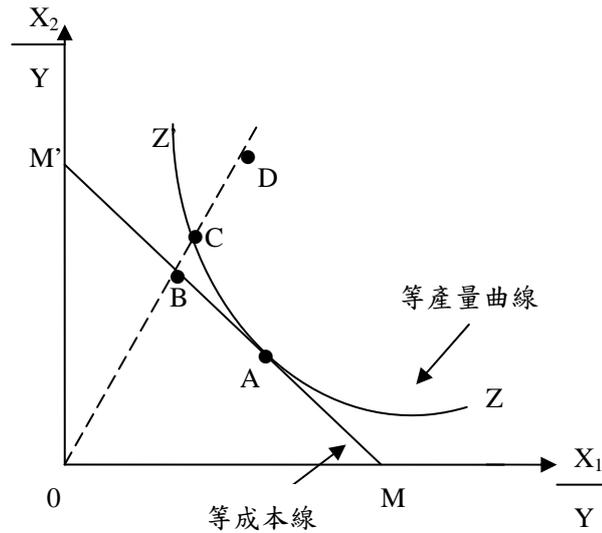


圖2-7 效率前緣

資料來源：Farrell (1957)

若生產要素組合 (X_1, X_2) 固定，則廠商實際產出 Y 等於所能達到的潛在最大產出水準 Y^* 時，實際產出則位於生產邊界 ZZ' 上，即廠商的生產行為具有完全的技術效率；反之，若實際產出偏離了生產邊界 ZZ' ，則此廠商的生產行為是技術無效率(Technical Inefficiency)。另一方面，若廠商兩種生產要素投入的邊際替代率(Marginal Rate of Substitution, MRS)等於要素價格比例，則 $MRS = \frac{W_1}{W_2}$ ，此為價格效率；反之，若不相等時，則稱為價格無效率(Price Inefficiency)。

當A點落在生產邊界 ZZ' 線上，也是生產成本最低點；所以，同時符合技術效率與價格效率。而C點落在生產邊界上，但並非成本最低點，代表它使用的投入要素比例不當，使得要素投入成本增加，故僅具有技術效率，而無價格效率。在D點，技術效率值(TE)為 $\frac{OC}{OD}$ ，若 $TE=1$ ，則為具有完全技術效率，若 $TE < 1$ 則代表技術無效率，價格效率值(PE)為 $\frac{OB}{OC}$ ，若 $PE=1$ ，則為價格效率，若 $PE < 1$ 則為價格無效率，所以D點的總效率 $\frac{OC}{OD} \times \frac{OB}{OC} = \frac{OB}{OD}$ ，也就是技術效率與價格效率之乘積。

Farrell之後的效率衡量，大多數的學者均利用邊界函數進行衡量，Bauer(1990)更明確指出邊界模型廣泛應用的原因：

- 1、邊界模型設定和經濟理論的最適行為(optimizing behavior)一致。
- 2、經濟個體在追求技術或行為的目標下，當生產偏離邊界時，對生產效率的衡量將有自然而適切的解釋。
- 3、由於邊界模型所衡量的邊界結構，與經濟個體的相關效率指標資訊，可廣泛的應用在政策上。

二、效率的衡量方法

本研究希望藉由隨機邊界法，探討IC設計廠商的成本效率。因此，針對目前衡量效率的方法做一比較，並逐一說明優缺點。大致可分為以下四種方法(Coelli, Rao and Battese,1999；孫遜，2004)：

(一)迴歸分析法(Regression Analysis)

迴歸分析法假設自變數與依變數的函數關係為線性、二次或其他形式，運用最小平方法，找出自變數與依變數之因果關係，然後比較各評估對象與迴歸方程式的殘差項差異，以了解評估彼此間的效率高低。

優點：利用函數表達投入產出關係，分析較嚴謹客觀。

缺點：1.需先假設自變數與依變數具有線性之函數關係。

2.在受評估單位樣本較少時，無法找出最具效率之單位。

3.若自變項間具有高度的相關性，則參數的估計將呈現不穩定的狀態。

4.無法同時處理多項投入與產出的問題，須有詳細量化資料，殘差項需假設為常態分配。

(二)總要素生產力分析法(Total Factor Productivity, TFP)

總要素生產力分析法，主要將總體總要素生產力變動分解為，代表產業內技術進步的總要素生產力加權平均變動率，與代表產業間技術進步的資源總配置效果，並進行總體與產業之間的生產力聯結分析。

優點：1.運算簡單容易，理論淺顯易懂。

2.可作為評估單位生產力之總合指標。

缺點：1.須先推導生產函數，且投入與產出需有相同計算衡量單位。

2.須先假設完全技術狀態，且無法有效提出效率改善目標值。

3.無法分辨變動是來自於技術進步或技術效率。

(三)資料包絡分析法(Data Envelopment Analysis, DEA)

資料包絡分析法係以生產邊界作為衡量效率的基礎，並以數學模式求得生產邊界，且無須預設生產函數模式，可以將目標之投入、產出資料透過數學模式，求出生產邊界，將各決策單位之實際資料與生產邊界比較，即可衡量出決策單位之相對效率與相對無效率的程度。

優點：未對邊界型態作特定的函數假定，且不受觀察值多寡的限制，可以用來衡量廠商之間的相對效率。

缺點：1.以「非預設生產函數」法來推估效率值，如果受評估之決策單位變動，或投入與產出項的選取數值變動，誤差皆會影響效率前緣的形狀或位置變動，且相當敏感。

2.容易受資料偏離單位(outlier)影響。

3.無法處理產出項為負的情形。

4.未考慮隨機誤差，認為所有的誤差均由非效率產生。

(四)隨機邊界法(Stochastic Frontier Analysis, SFA)

隨機邊界法說明無效率的原因，除了考量個別廠商技術或管理差異所

造成，尚須考量廠商在實際生產過程中，亦受到其他隨機因素所干擾；因此，無效率由兩部份所組成，一為技術無效率，即技術或管理差異所造成的無效率，另一部分為隨機誤差，屬於廠商本身無法控制的外在因素，例如：天災、機器故障等。

優點：1.考慮非廠商所能控制的隨機性因素。

2.評估較能接近實際狀況。

缺點：需要有較多觀測點，參數的估計值才会有較高的準確度。

綜合上述四種方法的比較可知，決定一個組織是否有效率，若使用單一產出項加以評估，此方法雖簡單，但無法真正代表整個組織的績效；若使用TFP，則須先推導生產函數，且投入與產出需有相同計算衡量單位；在迴歸分析上，若發生無效率時，並無法提供組織改善之建議；至於DEA，則無考量隨機誤差的影響。因此，綜合上述的結果可知，SFA彌補了傳統效率衡量方法的諸多缺失，並且考量無效率之影響；因此，本研究決定以SFA作為績效衡量的方法。

第三節 文獻回顧

本節文獻探討分為兩部份，第一部分先探討高科技產業的經營績效；第二部份探討效率與財務指標之關聯性。

一、高科技產業經營績效

Thore, Kozmetsky and Phillips(1994)應用DEA與生產力，分析美國1981至1990年的44家電腦公司之經營效率與生產力變動，投入項為銷貨成本、管銷費用、資本費用及研發經費等，產出項為總銷售利益、稅前收入及市場資本總額。研究結果顯示Apple、Compaq、Seagate等公司皆是位於效率邊界，而未達最適

效率的廠商，其銷售與市場佔有率也持續增加，可能因為公司犧牲效率的成長，而專注於銷售的增加。Thore, Phillips, Ruefli and Yue (1996)發現效率與產品生命週期具有相當重要的關係，且透過效率評比，得以隨著產品生命週期路徑上，發展高科技企業績效排名的一套程序。

Kozmetsky and Yue(1998)研究顯示美國、日本、南韓及臺灣半導體業，已在全球半導體產業中成為主要的競爭者，分析中表現出每一個企業都有競爭優勢；在進行 DEA 分析後，發現臺灣半導體效率得分接近滿分，代表臺灣半導體產業績效有大幅度的改進，且在生產效率方面，已成為主要的新興競爭者。

林卓民等(2001)利用Huang and Liu(1994)提出的非中立隨機邊界模型Aigner, Lovell and Schmidt(1977)提出的隨機邊界模型，針對1994至2000年新竹科學園區33家IC產業進行技術效率分析，並進一步探討影響IC廠商技術效率之因素。實證結果，顯示IC產業存在非中立隨機生產邊界存在，且要素投入比存在時間遞延效果，使得IC廠商無法立即得到改善技術效率的效果。此外，因研究發展支出存有時間遞延效果，可能會使的廠商做出不正確的生產決策，而專利權數較能正確反映現況，使得廠商能正確的調整要素投入比例，進而增加產業的平均技術效率。

羅振華、黎漢林(2001)應用企業的財務報表資料，建立評估臺灣IC產業經營績效的模式，並透過DEA來衡量臺灣地區IC產業經營績效的相對效率。研究結果發現，利用DEA來評估企業的經營績效結果頗佳，分析結果大致與IC產業現況符合。

馬維揚等(2003)以隨機生產邊界法分析2002年世界前100大IC產業相關廠商，從中取得1997至2002年財務報表的縱橫樣本資料。實證結果顯示：R&D對

產出變數呈現正面影響，人為可控制無效率所佔比率很大，影響生產無效率的因子中，GDP及OECD會員國呈現顯著的影響；平均而言，歐洲國家的生產效率是較高的；主要的變動來源是技術進步的影響，以總效率值來看，亞太地區高於美國、加拿大及歐洲地區。

張世其、李宗耀、虞孝成(2003)運用 DEA 來建構我國 IC 設計產業之投入與產出效果的評估模式，資料涵蓋 1999 至 2001 年之投出產出資料，且採用 DEA 分析模式分析模式，對 IC 設計上市公司之經營績效進行分析比較。研究發現 CCR 與 A&P 之結果有一致性，但是 D&G 之結果和前兩者有所差異。

李宜帆(2004)為捕捉臺灣 IC 設計產業隨時間變動與不隨時間變動兩種效率值，收集 16 家 IC 設計廠商 12 季的追蹤資料作為研究對象，採 SFA 與追蹤資料的兩階段分析，輔以最大概似法(Maximum Likelihood Estimation, MLE)與一般化最小平方法(General Least Squares, GLS)推估兩種效率值。實證結果顯示，臺灣 IC 設計產業的樣本資料適用 SFA，再以整體產業而言，隨時間變動效率值逐季改善，符合 IC 設計產業技術與資本密集投入的特性，不隨時間變動效率值大多小於一，可能因企業文化、管理風格等差異；最後，隨時間變動效率值大致與廠商規模有正相關，但不隨時間變動效率值卻無此情形。

胡志堅、黎漢林(2004)以DEA與投資報酬法(Return on Investment Capital, ROIC)評量臺灣IC設計業產業，樣本為1998至2001年上市上櫃之IC設計公司。由實證結果得知，由ROIC分析銷售利潤率與資本週轉率的變化，可知影響組織績效變因素來自於銷售利潤，抑或是營運管理；且融合ROIC與DEA所發明的績效矩陣，可觀察到年獲利有明顯成長，到2001年時，獲利能力與資源管理效率皆明顯滑落。

黃筱潔(2004)以2001至2002年18家半導體設計業者、6家半導體晶圓製造商及8家中段製程業者等製造商，藉由DEA探討分析廠商生產效率，實證結果顯示：IC封測產業表現最佳，IC設計業次之，最差的是IC製造業，其中半導體全體產業整體無效率主因是規模無效率，小部份是技術無效率導致，次產業分析中IC封測與IC設計亦是規模無效率，廠商應往最適生產規模改進；而IC製造整體效率值是最差者，無效率主因是技術無效率，顯示廠商投入資源龐大，但時有投入與產出失當情況，須提升高階技術及資源使用效益以改善整體效率。

綜合IC產業相關文獻可知，探討國內IC設計業的相關研究，雖然已經有相當多的學者進行研究，但在研究樣本選取上，均是以整體IC產業為主，較少以IC設計單一產業。而在研究方法上，大多數都是使用DEA及傳統財務指標估算廠商經營績效，鮮少利用SFA來做為衡量方法，再經由前述衡量效率方法比較，本研究決定以SFA為衡量方法，並加入影響無效率因子，冀使模型能更加準確；再者，根據文獻發現，較少以SFA和傳統財務指標作一連結；因此，希望能透過兩者之間關係的探討，以提供更多資訊給管理當局參考以利提昇企業的經營績效。

二、效率與財務指標

Kester(1986)在探討美國與日本製造業公司資本結構之比較的研究中發現，經營績效好的企業可自行產生足夠的盈餘，支付大部分的資金需求，故主張財務結構會與經營績效呈負向關係。此外，還發現日本企業的財務結構較美國高的情況。

Greene and Segal(2004)是以美國1995至1998年總共478家壽險公司為研究樣本，並且利用SFA探討成本無效率和收益利性(Profitability)指標的關係。研究結果顯示，美國壽險業的成本無效率和收益性指標是存在負向關係。

傅坤泰(2002)以國內 1999 至 2000 年 55 家 IC 設計廠商為研究對象，以多元適應性雲性迴歸(Multivariate Adaptive Regression Splines)及類神經網(Artificial neural network)，嘗試利用 IC 設計公司之財務資本及智慧資本指標預測經營績效，試圖找出影響公司經營績效之重要財務及智慧資本指標。研究結果顯示，固定資產週轉率與營利率為主要的財務影響變數，在智慧資本部份，則是研發費用比率以及研發人員佔員工比率影響最大。

王天津、廖淑觀(2004)以臺灣上市筆記型電腦公司為研究對象，研究變數是取自臺灣證券交易所 2002 年所公佈的財務報表資料之財務比率，利用多準則決策方法(Multiple Criteria Decision-Making, MCDM)建立一個有效的經營績效評估模式，經由熵值權重法(Entropy Method)客觀評估準則權重，再以多評估準則方法加以計算排序。研究結果發現：營收成長率及股東權益報酬率(Return on Equity, ROE)獲得較高的權重，可見公司的成長能力及獲利能力是判斷筆記型電腦業經營績效的重要指標。

林灼榮、徐啟升、陳怡錚(2004)利用Malmquist生產力變動指數，推估IC產業的TFP，及其組成因子之變動走向，且檢定產業西進與否，對IC產業生產力及六大財務績效指標存在顯著的影響。實證結果發現：臺灣IC產業之生產力變化，主要是受到總體經濟環境之影響，而產業西進政策對財務績效呈現不利或不顯著的衝擊。

林灼榮、徐啟升、陳誌宏(2004)利用隨機邊界生產函數，推估IC產業上中下游的技術效率。實證結果發現：上中下游之投入產出技術特性存在顯著的不同，就廠商相對效率而言，上游廠商差異較大而下游差異較小；另外，臺灣IC產業技術效率是逐年提升的。整體而言，技術效率和六大財務績效是呈顯一個正向關係，尤其是在IC設計產業，董監事持股比率亦會提升財務績效。

徐啟升、林灼榮、江振隆(2005)以SFA衡量1996至2001年臺灣50家上市光電廠商，並進一步評估影響技術效率之主要財務因素和影響程度。研究結果發現：整體技術效率是衰減的，而用人費用率、董監事持股比率、TCRI信用評等及時間趨勢，皆與技術效率呈現顯著負相關。

鄭俊杰(1999)以多變量統計分析法評估 1993 至 1998 年 72 家上市電子類股公司，希望設計出一套完整評估企業以往之績效、管理重點，與企業下一年度之經營績效。研究結果顯示：區別電子業財務績效指標重要變數以獲利能力為首，其次為償債能力、成長能力、財務結構、經營能力。

黃碧香、李南如、古永嘉(2005)運用財務報表分析方法及多變量統計，分析 1998 至 2002 年臺灣上市上櫃的電子通路公司，希望建立一套企業績效評估模式。研究結果顯示：對於績效好壞解釋能力大小依序為：獲利能力指標、經營能力指標、償債能力指標及現金流量指標，而資本結構指標對於績效好壞解釋能力則不顯著。

賴士葆、陳松柏、盧冠嘉(2004)以DEA評估1996至1999年臺灣八家生物科技公司的經營績效。研究結果顯示：八家生物科技公司的平均營運效率值，呈現一路衰退的狀況，顯示整體營運效率是不佳的；另外，發現效率值與獲利能力指標(營業利益率)是呈現正相關的，即經營能力較好的公司，相對獲利能力也較好。

綜合國內外相關文獻探討可知，不管在獲利能力、經營能力、償債能力、現金流量等各方面的財務績效指標，都與效率呈現某種程度關係；若以高科技產業視之，則可發現獲利性指標這部分似乎更是明顯，不管是資產報酬率(Return on Assets, ROA)或股東權益報酬率(Return on Equity, ROE)，幾乎都和效率指標呈

現正向的變動關係。由於企業財務指標是屬績效指標，和成本效率有些差距，因此單以成本效率來評估企業經營好壞稍嫌不足；因此，本研究在考量IC設計業屬高科技產業，故在財務績效指標之選取上，就以獲利性指標為主，探討成本效率和獲利性指標之關聯性，冀使整個研究更加完備。

第三章 研究設計

綜合上述第一、二章之說明與文獻探討後，得以確定本研究的研究方向及方法。本章共分為三小節，第一節為研究流程；第二節為隨機成本邊界的理論模型；第三節為資料來源與變數設定。

第一節 研究流程

本研究之研究流程可由圖 3-1 所示：步驟如下

1. 針對樣本廠商的相關資料作蒐集與整理。
2. 依據相關文獻的整理和產業特性，定義相關投入產出及影響無效率變數，與獲利性指標。
3. 以 Battese and Coelli(1995)的模組為主，透過聯立方程式進行 Translog 隨機邊界模型的推估，求算成本效率值和無效率因子之變動關係。
4. 利用相關的檢定求出合適的迴歸模型，以利效率值和獲利性財務指標的聯結，並藉此瞭解兩者之間的變動關係。

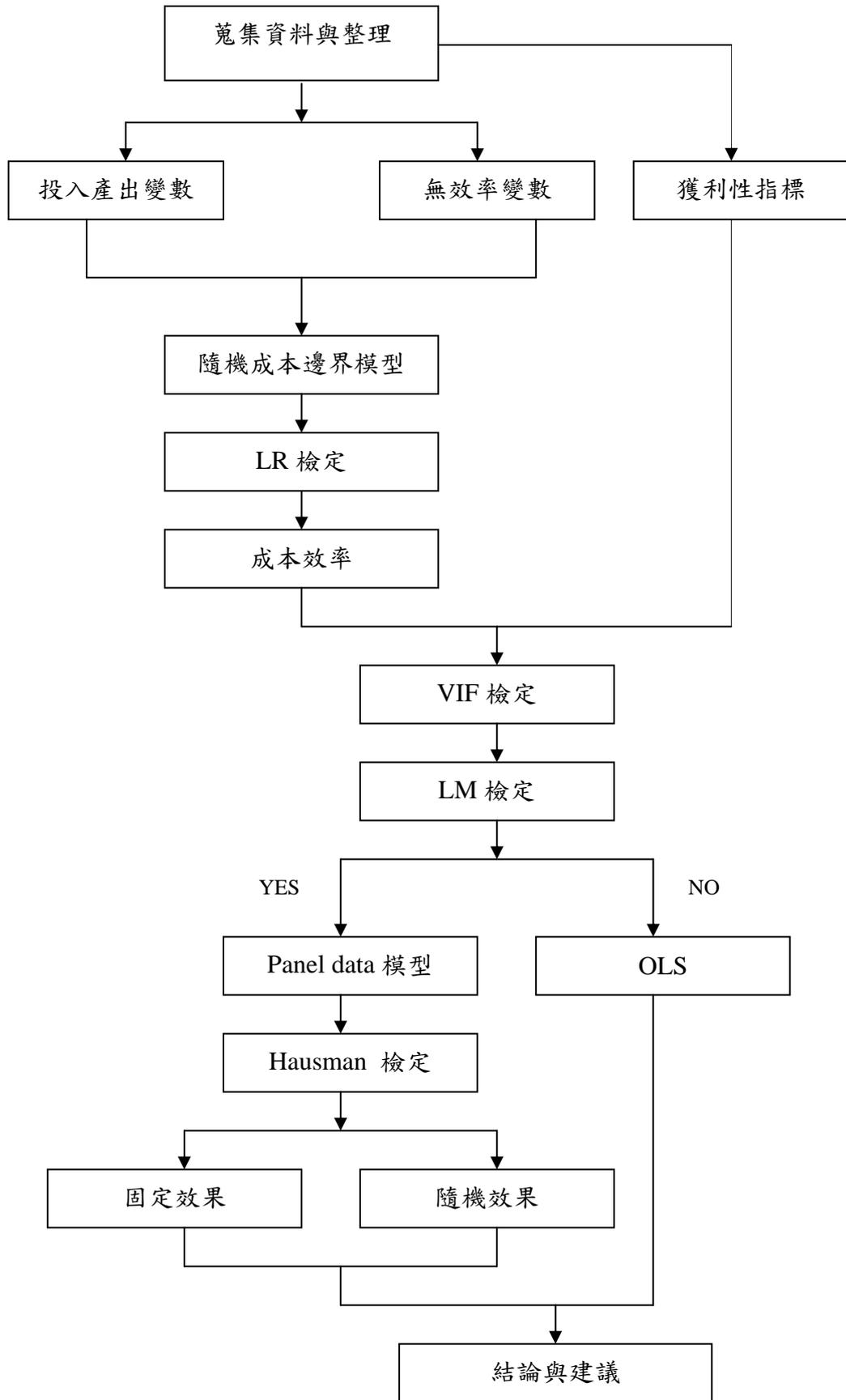


圖 3-1 研究流程

第二節 理論模型

一、隨機邊界分析法(SFA)

隨機邊界分析法考量造成廠商效率差異之因素，該因素可能非廠商所能完全控制，故將生產函數迴歸式中的誤差項，分解成隨機誤差及無效率二部份，一部份是隨機誤差項，屬於廠商本身無法控制的外在因素或統計上衡量的錯誤，如政治局勢、國外原料短缺或能源危機；另一部份是技術無效率部份，屬於廠商本身能控制而未能達到的最高產出，故每家廠商之邊界應不盡相同。因此，自 Aigner, et al.(1977)與 Meeuen and Broeck(1977)提出隨機邊界法後，學者紛紛將隨機性邊界法廣泛應用於各種產業效率的探討；所以，隨機成本函數模型如下：

$$C_i = \alpha_i + X_i \beta_i + \varepsilon_i ; \quad \varepsilon_i = v_i + u_i ; \quad i=1,2,\dots,n \quad (3-2)$$

其中 C_i ：代表 i 廠商實際總成本；

X_i ：代表投入要素價格；

v_i ：為隨機干擾項；

u_i ：為成本無效率部分，且 $u_i \geq 0$ 。

隨機邊界分析法的估計方式是事先假定函數形式，然後再利用統計方法來估計邊界。隨機邊界法是允許邊界函數是隨機的，這是和確定性⁴統計邊界函數最大的差異，即 $\ln f(X_i; \beta) + \varepsilon_i$ 為隨機性的邊界。綜合上面的論述，可以發現隨機邊界分析法有以下幾項優點：

1. 提出的模型假設較確定性邊界模型合理，較能配合實際情況。
2. 在設定 u_i 與 v_i 機率分配，並假定兩者獨立不相關後，以 MLE 可得出有效性的估計值。

⁴確定性邊界法假設所有的廠商都面臨相同的生產邊界，所有觀察值與邊界函數的差異都被視為無效率，全部都歸因於單一隨機干擾項，而忽略了一些廠商無法控制的外在干擾因素。

直到Schmidt and Lovell (1979) 利用Cobb-Douglas函數進行技術效率與分配效率之分析；另外，Kopp and Diewert (1982) 也更進一步以translog模型進行技術與分配效率分析。

二、橫縱面資料(Panel Data)

由於Aigner, et al.(1977)只利用單一年度的橫斷面資料(cross-section data)來建立隨機生產邊界模型，因此會產生求得廠商的技術無效率值，必須對技術無效率項作特定統計分配的假設，假設解釋變數與無效率項間相互獨立。

基於上述缺點，Pitt and Lee(1981)以MLE估計橫斷面與時間序列資料合併的panel data 模型來解決上述問題。在實證研究中根據 u_{it} 的假設，將Panel data隨機邊界模型分為 u_{it} 不隨時間變動(即 $u_{it}=u_i$)的時間非變異模型(Time-invariant model)，及 u_{it} 隨時間變動的時間變異模型(Time-varying model)。而Schmidt and Sickles(1984)亦分別討論到廠商技術無效率 u_{it} 是固定或隨機，根據對 u_{it} 的假設，再將模型分成固定效果模型(Fixed effect model)和隨機效果模型(Random effect model)兩部分，以下分述固定效果模型與隨機效果模型如下：

(一)固定效果模型(Fixed-Effect Model)

假設技術無效率誤差項 u_{it} 不會隨時間而變動，即 $u_{it}=u_i$ ，則在相同的觀察期間內，個別廠商生產效率之不同，則反應在截距項：

$$C_{it} = \alpha_i + X_{it}\beta + v_{it} + u_i \quad i = 1, 2, \dots, n ; \quad t = 1, 2, \dots, n \quad (3-3)$$

其中 $\alpha_i = \alpha + u_i$ 為固定參數，代表個別廠商不隨時間而變動之無效率，以虛擬變數型態呈現；換言之，廠商在 t 期中固定 α_i ，但每家廠商可能不同。此模型的優點為不需假設解釋變數與技術無效率 u_{it} 不相關，亦不需假設技術無效率的 u_{it} 分配。

(二)隨機效果模型(Random-Effect Model)

Schmidt and Sickles(1984)再進一步假設 u_i 為隨機變數，即為「隨機效果模型」，並考慮 u_i 非固定常數而是一個隨機變數，即假設 $E(u_i)=u$ 且 u_i 與解釋變數間是無關的，其模型如下：

$$C_{it} = \alpha_i^* + X_{it}\beta + v_{it} + u_i^* \quad i = 1, 2, \dots, n ; \quad t = 1, 2, \dots, n \quad (3-4)$$

$$\sigma_i^* = \sigma + u \quad ; \quad u_i^* = u_i - u \quad (3-5)$$

其中 $\sigma_i^* = \sigma + u$ 為非固定參數，代表個別廠商隨時間而變動之無效率。此模型與固定效果模型主要的相異點，在於以隨機變數截距來表示每個橫斷面有不同的結構，使模型之誤差項成為 $v_{it} - (u_{it} - u_i) = \varepsilon_{it} + u_i$ ，造成共變異數不相關，所以須採用GLS來估計。如果解釋變數與技術無效率 u_i 的不相關獲得確認，且進一步假設 u_i 的分配型態，如 $u_i \sim^{iid} N(u, \sigma_u^2)$ ，則以MLE法估計 u_i 值會比GLS法的估計值更有效性。

依據Mundlak(1978)所提出的原則，若 u_{it} 與 X_{it} 間有相關性，則會使隨機效果模型之估計量產生偏誤與非一致性，應採用固定效果模型；反之，若 u_{it} 與 X_{it} 間不具有相關性，則採用隨機效果模型，可以Hausman(1978)檢定⁵ u_i 與解釋變數的相關性。

⁵ $H = \left[\hat{\beta}_{RE} - \hat{\beta}_{FE} \right] \left[\text{Var}(\beta_{FE}) - \text{Var}(\beta_{RE}) \right]^{-1} \left[\hat{\beta}_{RE} - \hat{\beta}_{FE} \right]$ ，其中 $\hat{\beta}_{RE}$ 為隨機效果下之估計量，

$\hat{\beta}_{FE}$ 為固定效果下之估計量，而H值是自由度為K之卡方分配， $\text{Var}(\beta_{FE})$ 為固定效果模型之共變異矩陣， $\text{Var}(\beta_{RE})$ 為隨機效果模型之共變異矩陣，因此可利用上式求出H值，檢定是否拒絕虛無假設，進而選擇模型的型態。

三、無效率因子的評估

Battese and Coelli(1995)以Panel Data的型式，並使用MLE估算效率值而提出了一階估計法。所謂的一階估計法是使用Panel Data並給定無效率效果是隨機的，將可能影響效率的所有因素和廠商的生產邊界同時進行估計，其模型如下：

$$C_{it} = \alpha + X_{it}\beta + (v_{it} + u_{it}) \quad (3-6)$$

$$u_{it} = z_{it}\delta + w_{it} \quad (3-7)$$

$$i = 1, 2, \dots, n ; \quad t = 1, 2, \dots, n$$

其中 C_{it} 代表第 i 家廠商第 t 期之生產成本； X_{it} 代表第 i 家廠商第 t 期投入價格和產出之變數； β 代表各家廠商需要估計之未知參數； v_{it} 代表隨機誤差項， $v_{it} \sim N(0, \sigma_v^2)$ ； u_{it} 表第 i 家廠商第 t 期之成本無效率，對所有廠商 $u_{it} > 0$ ；假設 v_{it} 與 u_{it} 相互獨立， u_{it} 為一非負之隨機變數，假設其為截斷之常態分配(truncated normal distribution)， $u_{it} \sim N(m_{it}, \sigma_u^2)$ ； $m_{it} = z_{it}\delta$ ，其中 z_{it} 為影響廠商效率的因子； δ 為影響廠商效率因子之需要估計的參數； w_{it} 為隨機誤差項。

四、成本函數與型態

(一)成本函數

成本函數(Cost Function)係指在一定的技術水準，生產者在追求經濟效率之行為下，不同產出水準與生產成本之關係。由效率曲線來看，每一點便決定某一「產出」水準及其相對應的「總成本」，而此便是構成一產出水準和總成本之關係的一個成本函數。

如欲同時兼得技術效率與配置效率的衡量，則須從成本面著手。換言之，在對偶性⁶(duality)成立的假設下，生產函數與成本函數為一體兩面之關

⁶當成本函數和生產函數具有對偶關係時，在成本固定下追求產出極大化的最適解，與在產出水準固定

係，所不同的是由成本面估計邊界，在生產成本為最小的條件下，產出水準不再是內生變數，而是外生變數，自變數包含的是要素投入價格而非投入的數量。由觀察點相對於成本邊界(Cost Frontier)的比較，可以同時測量技術與分配效率，因此成本函數涵蓋較生產函數更多資訊(邱永和、黃心怡，2001)。

(二)函數型態

在本研究中，假設成本函數具有超越對數⁷(Translog)函數之性質，Translog函數的優點在於間接效用函數、成本函數或生產函數的型態為何，它可以盡量接近真正的函數，故不需建立在不合理假設限制下的函數。其定義以Diewert(1974)之說法是：「可以二階近似滿足函數之必要條件的函數型態」。相關Translog成本函數模型架構如下：

$$\ln C_{it} = \alpha_0 + \sum_i \alpha_i \ln Q_i + \sum_j \beta_j \ln P_j + \frac{1}{2} \sum_i \sum_j \alpha_{ij} \ln Q_i \ln Q_j + \frac{1}{2} \sum_i \sum_j \gamma_{ij} \ln P_i \ln P_j + \sum_i \sum_j \rho_{ij} \ln Q_i \ln P_j + v_{it} + u_{it} \quad (3-8)$$

(3-8)式中 C 代表總成本； Q 表示產出； P 表示要素投入價格； v 為誤差項； u 為成本無效率。

經由上述理論模型的探討可知，為了解決橫斷面資料之隨機邊界法的缺點，本研究選擇Panel Data模型進行實證分析，再依據Battese and Coelli(1995)所提出的一階段估計法給定無效率效果是隨機，並基於Translog成本函數能比C-D函數考量更多之資訊，且估計出較完備的無效率項，以及估計過程時係數估計值較具有效性，因此本研究在函數的選擇上就以Translog為主。本研究第一階段

下追求成本極小化所得之生產要素投入數量，兩者會完全相同。

⁷ Translog函數為較有彈性之函數型式，因為它給予生產函數較少的技術限制。以Cobb-Douglas函數而言，其限制規模報酬彈性和要素替代彈性都為固定；相對的Translog函數所估計出來的規模報酬彈性及要素替代彈性皆隨著樣本之不同而變動，並非固定常數，故Translog函數為較具彈性之函數型式。

使用SFA推估效率值，並加入無效率影響因子；第二階段是進行迴歸分析，以瞭解效率值與財務指標之關係。

第三節 資料來源與變數設定

一、研究對象與資料來源

本研究針對臺灣38家上市、上櫃IC設計廠商(參見附錄一)，採用2001至2005年之財務資料進行實證研究。資料來源包括：台灣經濟新報、中華徵信所資料庫、經濟部智慧財產局。

有關本研究 IC 設計廠商的選取，是參考臺灣雅虎(YAHOO)股市電子產業分類，與行政院主計處的中華民國行業分類標準，排除樣本長度不足⁸與財務資料有遺漏之廠商，選定 38 家廠商為研究對象⁹。在資料期間選取方面，由於近年來有許多新成立的 IC 設計廠商，在考量資料的完整性及有效性下，經由整理後，收集 2001 至 2005 年總共 190 筆之年資料。為了消除物價指數對分析結果的影響，故以 2001 年的躉售物價指數(Wholesale Price Index, WPI)為基礎，進行各項資料之平減。

二、投入產出變數

本研究所使用之投入產出變數，包括總成本、總產出、資本價格、勞動價格、原物料價格。茲將本研究之變數定義說明如下：

⁸資料取樣期間為 2001 至 2005 年，因 2001 年之後成立的廠商考慮資料完整性，因此加以刪除。

⁹以 2001 年為例，38 家廠商營業總額達 800 多億新臺幣，佔整體 IC 設計產業營業額七成，因此雖然樣本只有 38 家，仍具有相當的代表性。

1. 總成本(TC)：總成本為資本、勞動與原物料成本的加總。計算方式：總成本=資本成本+勞動成本+原物料成本。
2. 營業收入淨額(Q)：取自損益表中的「營業收入淨額」，包括營業收入毛額和銷貨退貨折讓。計算方式：營業收入淨額-銷貨退貨折讓。
3. 資本價格(P_K)：資本價格由資本費用和固定資產淨額(資本使用量)求得。資本費用包括折舊、利息支出。計算方式：資本價格=資本費用/固定資產淨額。
4. 勞動價格(P_L)：勞動價格由勞動費用和員工人數(勞動使用量)求得。勞動費用以薪資支出為代表，員工人數則以總雇用人數為代表。計算方式：勞動價格=勞動費用/員工人數。
5. 物料價格(P_S)：物料價格由物料費用和總產出求得。莊武仁、黃秀玲(1998)認為物料數量難以估計，總產出的大小和物料使用量的多寡有密切關係，因此以總產出替代物料數量求取物料價格。計算方式：物料價格=物料費用/總產出。

表3-1 投入產出變數

變數	代號	單位	說明
總成本	TC	百萬	資本成本+勞動成本+原物料成本
營業收入淨額	Q	百萬	營業收入毛額-銷貨退貨折讓
資本價格	P _K		(折舊+利息支出)/固定資產
勞動價格	P _L		薪資支出/員工人數
物料價格	P _S		物料費用/總產出

資料來源：本研究整理。

三、無效率因子

1. 規模(A)：

取自資產負債表中的「資產總額」¹⁰項目，以總資產來代表廠商規模大小，

¹⁰根據 Shepherd(1972)的實證研究，廠商的規模大小不應該以絕對數量加以衡量，應取資產總額的自然

透過此變數可以了解廠商資產的應用是否有達到效率標準。

2. 專利權(R)：

取自經濟部智慧財產局，以IC設計的產業特性來說，研發支出的多寡應該是佔有重大的影響力，所以研發支出的高低對公司的績效應有顯著的影響，但由於研發支出可能有遞延效果的產生，故本研究以專利權替代。

相關影響成本效率變數如規模、專利權等，參考Crèpon, Duguet and Mairesse (1998)、林卓民等(2001)等相關文獻，預期影響方向如表3-2。

表3-2 預期影響成本效率方向

變數	代號	說明	影響方向
規模	A	資產總額	?
專利權	R	專利權申報核准件數	+

資料來源：本研究整理。

四、財務指標

由文獻探討可以發現，不管在一般投資大眾或公司經理人，獲利績效為公司主要關切的課題，因此本研究在財務指標的選擇上就以獲利性指標為主。資料來源以國內上市上櫃之公開說明書、公司年報和經濟新報為主。

在相關變數的選擇上，本文參考 Trueman, Wong and Zhang(2000), Greene and Segal(2004)；王天津、廖淑觀(2004)；陳誌宏(2004)；陳燕慧(2004)；詹淑卿(2001)等，分別選擇了資產報酬率(ROA)、權益報酬率(ROE)、純益率(Return on Sales, ROS)，三項財務比率為獲利指標代理變數(應變數)，各項獲利性指標說明於表 3-3；而在影響變數方面，除了主要探討的成本效率，另外再加入董

對數作為廠商規模之代理變數。

監事持股比率、淨值成長率、成立年數、負債比率，希望能再進一步了解 IC 設計廠商的管理特性和成立時間的影響性。

1. 總資產報酬率(ROA)

代表在某一段時間內(通常為一年)，公司利用總資產為股東所創造的利潤，通常以百分比表示。衡量運用總資產之獲利能力的高低，可解釋為「投資資本一塊錢可以淨賺多少元」。

2. 權益報酬率(ROE)

又稱為淨值報酬率，代表在某一段時間內(通常為一年)，公司利用股東權益為股東所創造的利潤，通常以百分比表示。衡量自有資金從事營業活動所得之利潤。

3. 純益率(ROS)

亦稱為稅後淨利率(net after-tax profit margin)，也就是在某段時間內(通常為一年或一季)公司的稅後淨利(net income after tax)。衡量企業經營獲利能力的高低，可以解釋為「作一塊錢的生意，可以淨賺多少元」。

表3-3 獲利性指標變數

變數	代號	單位	說明
總資產報酬率	ROA	%	[稅後損益+利息費用*(1-稅率)]/平均資產總額
權益報酬率	ROE	%	本期稅後損益/平均股東權益
純益率	ROS	%	本期稅後損益/營業收入淨額

資料來源：本研究整理。

相關影響變數參考Greene and Segal(2004), Myers and Majluf(1984)；徐啟升等(2005)相關文獻，如成本效率是代表廠商經營績效的好壞；董監事持股比率則是要探討持股高低，對於公司的經營是否有所影響；淨值成長率則是廠商真實獲利情形；成立年數則是要探求廠商生存時間長短是否影響獲利的高低；負債

比率則是要了解廠商資金結構和獲利性的關聯性。預期影響方向如表3-4。

表3-4 預期財務指標影響方向

變數名稱	代號	說明	影響方向
成本效率	CE	廠商效率值	+
董監事持股比率	HR	(董監事持股數/總股數)*100%	?
淨值成長率	ER	[(當期淨值-前期淨值)/前期淨值]*100%	+
成立年數	AGE	成立年數= 本期年度-公司創立年度	?
負債比率	DAR	(負債總額 / 資產總額)*100%	-

資料來源：本研究整理。

第四節 實證模型

一、隨機邊界成本函數模型

本研究以Translog函數型態建立隨機成本邊界模型，並依據 Battese and Coelli(1995)之一階段估計法進行模型設定與分析。在一階段估計法下，能避免「外生變數與投入項無關」及「無效率項為 $u_i^{iid} \sim N(u, \sigma^2)$ 」之不合理假設，且可利用MLE同時推估參數估計值與成本無效率值，並藉此解釋外生變數與效率之關係。因此，本研究在隨機成本邊界模型中，加入時間變數以衡量技術變遷外，亦在無效率模型中加入規模、專利權及時間變數，聯立估計成本無效率與相關影響變數之關係，式(3-9)為隨機成本邊界函數，式(3-10)為影響效率程度之因素。實證模型如下：

$$\begin{aligned} \ln TC_{it}^* &= \beta_0 + \beta_1 \ln Q_{it} + \beta_2 \ln P_{kit}^* + \beta_3 \ln P_{sit}^* + \beta_4 T_{it} + \left(\frac{1}{2}\right) \beta_5 \ln(Q_{it})^2 + \frac{1}{2} \beta_6 [\ln(P_{kit}^*)]^2 \\ &\quad + \frac{1}{2} \beta_7 [\ln(P_{sit}^*)]^2 + \frac{1}{2} \beta_8 (T_{it})^2 + \beta_9 [\ln(Q_{it})(\ln P_{kit}^*)] + \beta_{10} [(\ln Q_{it})(\ln P_{sit}^*)] \\ &\quad + \beta_{11} [(\ln Q_{it})(T_{it})] + \beta_{12} [(\ln P_{kit}^*)(\ln P_{sit}^*)] + \beta_{13} [(\ln P_{kit}^*)(T_{it})] + \beta_{14} [(\ln P_{sit}^*)(T_{it})] \\ &\quad + v_{it} + u_{it} \end{aligned} \quad (3-9)$$

$$u_{it} = \delta_0 + \delta_1 \ln A_{it} + \delta_2 R_{it} + \delta_3 T_{it} + w_{it} \quad (3-10)$$

$$i = 1 \dots n ; t = 1 \dots n$$

其中， TC_{it}^* 代表標準化¹¹總成本； Q_{it} 為第 i 家廠商在第 t 期的總產出；

P_{kit}^* 和 P_{sit}^* 代表標準化後的要素投入價格； T 為觀察值之年度¹² ($T=1\sim 5$)； v_{it}

為隨機干擾的誤差項； u_{it} 無效率誤差項； A_{it} 為廠商規模以總資產為代表；

R_{it} 為專利權數； w_{it} 為隨機誤差項。

為了檢定式(3-9)與(3-10)模型設定之適確性，及有無存在成本無效率，本研究運用概似比檢定(Likelihood-Ratio Test)驗證如下假說：

$$1. H_0 : \beta_5 = \dots = \beta_{14} = 0 \quad (\text{Cobb-Douglas 函數}) \quad (3-11a)$$

$$2. H_0 : \beta_4 = \beta_8 = \beta_{11} = \beta_{13} = \beta_{14} = 0 \quad (T=0 \text{ 無技術變遷}) \quad (3-11b)$$

$$3. H_0 : r = \frac{\sigma_u^2}{\sigma_v^2 + \sigma_u^2} = \frac{\sigma_u^2}{\sigma^2} = 0 \quad (\text{無成本無效率}) \quad (3-11c)$$

$$4. H_0 : \delta_3 = 0 \quad (\text{無時間變動效果}) \quad (3-11d)$$

經由上述之逐式檢定，確定本研究模型的適確性後，利用MLE聯立求解式(3-9)與式(3-10)，可求得第 i 家廠商在第 t 年之成本無效率值 $\exp(u_{it})$ ，將無效

¹¹標準化以勞動價格為基準，標準化總成本為：總成本/勞動價格，標準化要素投入價格為：其他要素投入價格/勞動價格。標準化意旨在滿足成本函數之要素價格一階齊次函數的條件(Homogeneity condition)。

¹²在式(3-9)中旨在測度有無技術變遷(Technical Change)，在式(3-10)中則在衡量技術無效率之時間變動效果(Time-Varying Effect)。

率值帶入式(3-12)，則可得到成本效率值(CE_{it})。

$$CE_{it} = \exp(-u_{it}) \quad (3-12)$$

其中 CE_{it} 介於0至1之間¹³，成本效率值越高，表示廠商 i 在第 t 期成本越具有成本效率；反之亦然。

二、迴歸模型

本文所使用 38 家廠商相關財務數據係屬縱橫資料(Panel Data)，根據 Hsiao(1986)的說法，使用 Panel Data 亦可有效增加樣本數和自由度，另外可以改善估計參數時的效率，比時間序列或橫斷面資料更能降低估計的偏誤，減少解釋變數間共線性的問題，而且對於降低模型設定的錯誤，及參數估計的誤差提供了更完整的訊息。

以 Panel Data 進行迴歸分析時，易忽略廠商間的差異，可能產生異質性偏誤(heterogeneity bias)的問題(Kalton, Kasprzyk and McMillen, 1989)。為克服此種情況，可採用兼具時間序列和橫斷面分析之縱橫資料迴歸模型¹⁴(Panel Data Regression Model)。一般來說，固定效果(fixed effect model)與隨機效果(random effects model)最廣為學者採行¹⁵，除了可以解決 panel data 的個體異質性問題外，更可表現廠商間的差異性，及時間序列的動態性差異。模型如下：

$$ROA = \alpha_0 + \alpha_1 CE_{it} + \alpha_2 HR_{it} + \alpha_3 ER_{it} + \alpha_4 AGE_{it} + DAR_{it} + w_{it} \quad (3-13)$$

$$ROE = \alpha_0 + \alpha_1 CE_{it} + \alpha_2 HR_{it} + \alpha_3 ER_{it} + \alpha_4 AGE_{it} + DAR_{it} + w_{it} \quad (3-14)$$

¹³ 成本無效率值大於 1，因此本研究將無效率值取倒數，使範圍介於 0 和 1 之間。

¹⁴ Bartik(1986), Wansbeek(1992)均認為藉由 Panel Data 模型可以有效掌控樣本內個體的異質性，也可避免因解釋變數在橫斷面上無法觀察到的特性所導致的偏誤。

¹⁵ 在固定或隨機模型的選擇上，Mundlak(1978)認為，若隨機模型的截距項與解釋變數間具有相關性，則會產生偏誤的情形，此時應使用固定效果模型；若是截距項的誤差項與解釋變數無關，則使用隨機效果模型。在判定模型的選擇上，可利用 Hausman(1978)所提出的檢定法做檢測。

$$ROS = \alpha_0 + \alpha_1 CE_{it} + \alpha_2 HR_{it} + \alpha_3 ER_{it} + \alpha_4 AGE_{it} + DAR_{it} + w_{it} \quad (3-15)$$

$$i = 1 \dots n ; t = 1 \dots n$$

其中， CE_{it} 為第 i 家廠商在第 t 期的成本效率， HR_{it} 為董監事持股比率， ER_{it} 為淨值成長率， AGE_{it} 成立年數， DAR_{it} 負債比率， w_{it} 為誤差項。

第四章 實證結果

本章以 2001 至 2005 年臺灣 38 家 IC 設計廠商年資料，使用 FRONTIER4.1 估計隨機邊界模型的各项參數值，再將求得之成本效率值和獲利性指標做一聯結，並使用 STAT 軟體來進行迴歸相關檢定。首先第一節是整體資料敘述統計；第二節是 Translog 隨機成本邊界模型的估算，及模型適確性的檢定；第三節進行成本效率與獲利性指標之推估與檢定。

第一節 敘述統計

一、投入產出變數

由表4-1可發現，總成本隨營業收入的增加呈現逐年遞增狀態，但在2005年卻首度呈現遞減，顯示廠商有效控管成本；而營業收入淨額是呈現逐年上升的狀態，從2001年的28億新台幣一路攀升到2005的67億新台幣，顯示IC設計廠商的整體營收狀況相當佳，而在2005年可以發現標準差極大，顯示廠商間營收差距頗大；由固定資產淨額可知，從2001年8.7億新台幣，至2005年下降至6.7億新台幣，符合IC設計產業的以人為主，強調所謂的智慧資本，因此在硬體設備上的投資金額並不大；在員工人數部分，平均約在268人，此與其他IC產業動輒上萬人有所不同，顯示IC設計業著重在員工的質而非量；在折舊部份可發現，由於固定資產呈現遞減，因此折舊也隨之遞減，到2005年約降至1.3億新台幣；由利息支出可知，廠商平均支出都相當低，並且大致呈現逐年遞減的狀態，顯示IC設計廠商自有資金比率相當高，資金籌措可能藉由發行股票或本身營收加以支付；在薪資支出部分，因高科技廠商多有分紅及股票發放等福利，但在資料的

取得上較為困難，所以就僅以員工基本薪資加以統計，平均薪資支出約7千5百萬；在原物料耗用部份大致呈現遞增狀態，由於廠商之間競爭激烈，所以各家廠商投入產品的研發資本也相對提高，因此在耗材的使用上也將相對增加。

二、影響無效率變數

在影響成本無效率變數部份，資產總額變數均呈現遞增狀態，顯示IC設計廠商有逐漸朝向大型化的趨勢，而且大小廠商間規模差距達千億以上，亦說明IC設計廠商的進入門檻並不高，甚至很多新設立的廠商員工人數不超過10人，但在掌握關鍵技術後，成長速度往往都呈現倍速成長；在專利權的申報件數上也是逐年遞增，顯示國內廠商對於專利權的取得深具野心，一旦廠商取得產品專利權，不僅對公司發展有所助益，對獲利的成長也將有相當大的影響。

表4-1 變數基本統計量

變數	單位	2001	2002	2003	2004	2005	平均值
總成本	百萬	1,321	1,828	2,183	2,976	2,666	2,194
		(2,932)	(3,236)	(3,351)	(4,460)	(4,106)	(3,617)
營業收入 淨額	百萬	2,890	4,114	5,425	6,528	6,751	5,141
		(6,056)	(7,396)	(9,492)	(10,880)	(11,967)	(9,158)
固定資產 淨額	百萬	874	975	566	662	674	750
		(3,518)	(3,448)	(729)	(849)	(1,015)	(1,911)
員工人數	人	234	264	259	279	308	268
		(367)	(380)	(285)	(215)	(361)	(321)
折舊	百萬	152	206	247	135	126	173
		(596)	(763)	(819)	(229)	(216)	(524)
利息支出	百萬	34	36	32	20	14	27
		(117)	(127)	(97)	(38)	(26)	(81)
薪資支出	百萬	47	63	83	93	91	75
		(47)	(61)	(72)	(78)	(77)	(67)
原物料耗 用	百萬	1,088	1,524	1,822	2,728	2,435	1,919
		(2,685)	(2,934)	(3,058)	(4,235)	(3,890)	(3,360)
資本價格		0.0002	0.0002	0.0004	0.0004	0.0005	0.0003
		(0.0001)	(0.0002)	(0.0004)	(0.0005)	(0.0008)	(0.0004)
勞動價格		0.2793	0.3104	0.3893	0.4306	0.4124	0.3644
		(0.1042)	(0.1084)	(0.1331)	(0.1608)	(0.1843)	(0.1381)
物料價格		0.0003	0.0004	0.0003	0.0004	0.0003	0.0003
		(0.0001)	(0.0001)	(0.0001)	(0.0001)	(0.0001)	(0.0001)
資產總額	百萬	4,433	5,106	5,508	5,466	6,402	5,383
		(8,706)	(9,199)	(9,335)	(9,324)	(11,689)	(9,650)
專利權	件	7	10	14	17	21	13
		(16)	(21)	(40)	(36)	(46)	(31)

注：()代表標準差。

資料來源：本研究整理。

第二節 隨機邊界模型的估計結果

一、模型選擇與參數估計

首先，使用FRONTIER4.1軟體，以MLE來推估式(3-9)和式(3-10)，相關估計結果彙整於表4-2。為了驗證整個模型的適確性，再以(3-11a)至(3-11d)進行相關假說的驗證；茲將相關實證結果列於表4-3。

由表4-2隨機邊界模型估計結果可發現，產出與成本呈現正相關，且產出的平方項亦為顯著正相關，表示產出增加成本的速度是呈現遞增的狀態；由要素投入價格可發現，資本價格、物料價格和成本都是呈現顯著相關，而價格提高成本的速度也都是呈現遞增狀態；在時間變數上可發現是呈現顯著相關，顯示成本有明顯的變動；在產出和要素價格的複合效果，幾乎都與成本呈現不顯著的狀態。

在無效率部份可知，廠商規模與成本無效率呈現顯著的正相關，亦即IC設計廠商規模過度擴張會愈沒有成本效率，此與王心瑩(1998)研究結果指出，公司規模與經營績效呈負相關之看法類似出。專利權與成本無效率呈現顯著負相關，換句話說，專利權與成本效率呈正相關，亦指專利權愈多，廠商成本效率愈高；反之，若專利權愈少，則廠商成本效率愈低，此與Crépon, et al,(1998)；邱永和、胡均立與曹嘉麟(2003)研究結果指出，研發支出、專利權與成本效率呈現正向關係一致。在時間變數上，發現時間變數與無效率值呈現顯著負相關，即表示廠商成本效率值是逐年提升的。

表4-2 成本邊界估計結果

參數	解釋變數	參數估計值	t 值
β_0	常數項	2.6480	1.7863 *
β_1	$\ln Q_{it}$	0.8143	6.1517 ***
β_2	$\ln P_{kit}$	-0.3859	2.5656 **
β_3	$\ln P_{sit}$	1.7875	7.3948 ***
β_4	T_{it}	0.2177	1.9128 *
β_5	$\ln Q_{it}^2$	0.0242	3.2623 ***
β_6	$\ln P_{kit}^2$	0.0649	4.3122 ***
β_7	$\ln P_{sit}^2$	0.2217	10.0281 ***
β_8	T_{it}^2	0.0039	0.3587
β_9	$\ln Q_{it} \ln P_{kit}$	0.0274	3.5823 ***
β_{10}	$\ln Q_{it} \ln P_{sit}$	0.0019	0.1476
β_{11}	$\ln Q_{it} T_{it}$	-0.0055	1.0832
β_{12}	$\ln P_{kit} \ln P_{sit}$	-0.0753	5.2152 ***
β_{13}	$\ln P_{kit} T_{it}$	-0.0125	1.5597
β_{14}	$\ln P_{sit} T_{it}$	0.0333	2.7374 **
δ_0	常數項	-5.9596	4.3925 ***
δ_1	$\ln A_{it}$	0.3842	4.3402 ***
δ_2	R_{it}	-0.0044	-2.7521 **
δ_3	T_{it}	-0.5446	4.9254 ***

註：*表示10%顯著水準；**表示5%顯著水準；***表示1%顯著水準。

資料來源：本研究整理。

由表4-3可知，隨機邊界模型中是拒絕Cobb-Douglas函數，故不應以Cobb-Douglas函數來推估成本效率；時間對成本效率的影響上，為拒絕虛無假設，表示時間對隨機邊界存在顯著性的影響，應納入Translog邊界函數中；無效率的檢定部份，是顯示拒絕虛無假設，表示廠商並沒有達到完全效率經營，存在顯著的成本無效率；在無效率因子中納入時間變數的假設，變數檢定上也是拒絕虛無假設，表示在無效率模型中納入時間因素，對效率值的估算是具有顯著性的影響。

表 4-3 隨機邊界成本函數的設定與選擇

虛無假設	對數概似 函數	概似比	χ^2 臨界值	判定 結果
$H_0 : \beta_5 = \dots = \beta_{14} = 0$	123.85	50.23*	18.30	拒絕 H_0
$H_0 : \beta_4 = \beta_8 = \beta_{11} = \beta_{13} = \beta_{14} = 0$	142.12	13.70*	11.07	拒絕 H_0
$H_0 : r = \frac{\sigma_u^2}{\sigma_v^2 + \sigma_u^2} = \frac{\sigma_u^2}{\sigma^2} = 0$	82.46	133.01*	7.04	拒絕 H_0
$H_0 : \delta_3 = 0$	136.78	24.36*	3.84	拒絕 H_0

註：1.原始模型之對數概似值 148.97；*為 5%顯著水準。

2.概似比 $= -2\ln[L(H_0)/L(H_1)]$ ， H_0 和 H_1 為虛無假設與對立假設，服從一般 χ^2 分配其中 $\gamma = 0$ 具有參數邊界特性。

整合以上的相關檢定可知，將技術變遷加入影響無效率因子之 Translog 隨機邊界成本函數，最適合推估 IC 設計產業之成本效率，故本研究在模型的選擇上正是符合此條件。

二、整體廠商成本效率之推估與檢定

由表4-2所推估之結果，可代入式(3-12)計算各年度之成本效率值，並輔以上市櫃和產品別來加以區別，以分析各年度效率值的變化情形。相關結果匯整於表4-4：

1. 產業整體平均成本效率值為0.908，顯示尚有9.2%的改善空間。
2. 在上市上櫃廠商中(參見附錄二)，上市廠商平均值排名前三名分別為，矽創0.972、松翰0.949、偉詮電0.941，上櫃廠商平均值排名前三名則分別為，富鼎先進0.976、晶磊0.971、安國0.969。
3. 由五年平均來看，前三名分別為富鼎先進0.976、矽創0.972、晶磊0.971；而倒數三名則為矽統0.498、信億0.809、普誠0.851。
4. 連續五年效率值均提升的廠商有偉詮電、聯陽、鈺創、迅杰、沛亨；而五年效率值均下降的廠商則為威盛。

表4-4 廠商整體成本效率值

廠商	2001	2002	2003	2004	2005	平均值
矽統	0.151 (38)	0.141 (38)	0.436 (38)	0.841 (38)	0.920 (31)	0.498 (38)
瑞昱	0.880 (26)	0.885 (29)	0.857 (33)	0.854 (36)	0.867 (35)	0.869 (32)
威盛	0.962 (4)	0.959 (10)	0.908 (24)	0.905 (32)	0.896 (34)	0.926 (18)
凌陽	0.899 (22)	0.902 (26)	0.899 (26)	0.945 (17)	0.964 (13)	0.922 (21)
偉詮電	0.911 (18)	0.937 (17)	0.947 (12)	0.951 (13)	0.957 (17)	0.941 (13)
聯發科	0.907 (20)	0.913 (23)	0.927 (21)	0.945 (16)	0.924 (29)	0.923 (19)
義隆	0.909 (19)	0.889 (27)	0.883 (30)	0.933 (22)	0.945 (22)	0.912 (25)
晶豪科	0.936 (12)	0.943 (16)	0.934 (18)	0.942 (18)	0.945 (21)	0.940 (14)
聯陽	0.874 (28)	0.911 (24)	0.918 (23)	0.928 (27)	0.940 (26)	0.914 (23)
聯詠	0.912 (17)	0.910 (25)	0.907 (25)	0.932 (25)	0.951 (19)	0.922 (20)
智原	0.902 (21)	0.873 (32)	0.883 (29)	0.923 (30)	0.943 (23)	0.905 (26)
揚智	0.818 (33)	0.786 (35)	0.838 (35)	0.932 (24)	0.948 (20)	0.864 (34)
松翰	0.943 (9)	0.952 (14)	0.935 (16)	0.953 (12)	0.960 (16)	0.949 (11)
崇貿	0.840 (30)	0.928 (19)	0.925 (22)	0.939 (20)	0.937 (27)	0.914 (22)
立錡	0.925 (15)	0.925 (20)	0.934 (17)	0.959 (10)	0.963 (14)	0.941 (12)
矽創	0.971 (2)	0.977 (1)	0.967 (5)	0.974 (5)	0.973 (5)	0.972 (2)
信億	0.648 (37)	0.761 (36)	0.820 (36)	0.911 (31)	0.906 (32)	0.809 (37)
倚強科技	0.898 (23)	0.965 (6)	0.956 (11)	0.959 (9)	0.899 (33)	0.935 (15)
金麗科	0.895 (24)	0.954 (13)	0.933 (19)	0.940 (19)	0.931 (28)	0.931 (16)
太欣	0.883 (25)	0.644 (37)	0.808 (37)	0.974 (4)	0.966 (11)	0.855 (35)
世紀民生	0.796 (35)	0.884 (30)	0.884 (28)	0.927 (28)	0.955 (18)	0.889 (29)
鈺創	0.798 (34)	0.839 (34)	0.877 (31)	0.898 (34)	0.923 (30)	0.867 (33)
台晶	0.952 (8)	0.957 (12)	0.974 (2)	0.979 (2)	0.976 (4)	0.968 (5)
通泰	0.923 (16)	0.878 (31)	0.865 (32)	0.903 (33)	0.940 (25)	0.902 (27)
合邦	0.926 (14)	0.957 (11)	0.956 (10)	0.950 (14)	0.972 (6)	0.952 (8)
創惟科技	0.837 (31)	0.932 (18)	0.896 (27)	0.924 (29)	0.969 (8)	0.912 (24)
普誠	0.832 (32)	0.858 (33)	0.853 (34)	0.852 (37)	0.858 (36)	0.851 (36)
亞全	0.942 (10)	0.975 (4)	0.943 (13)	0.958 (11)	0.561 (38)	0.876 (31)
茂達	0.941 (11)	0.948 (15)	0.958 (8)	0.938 (21)	0.971 (7)	0.951 (10)
晶磊	0.966 (3)	0.976 (2)	0.969 (4)	0.966 (7)	0.979 (3)	0.971 (3)
旭展	0.955 (6)	0.970 (5)	0.956 (9)	0.932 (23)	0.941 (24)	0.951 (9)
旺玖	0.774 (36)	0.885 (28)	0.936 (15)	0.882 (35)	0.965 (12)	0.888 (30)
凌越	0.879 (27)	0.918 (22)	0.932 (20)	0.928 (26)	0.843 (37)	0.900 (28)
迅杰	0.933 (13)	0.960 (9)	0.966 (6)	0.975 (3)	0.980 (2)	0.963 (6)
沛亨	0.859 (29)	0.923 (21)	0.942 (14)	0.949 (15)	0.960 (15)	0.927 (17)
安國	0.974 (1)	0.964 (7)	0.972 (3)	0.968 (6)	0.968 (9)	0.969 (4)
致新	0.953 (7)	0.960 (8)	0.963 (7)	0.963 (8)	0.966 (10)	0.961 (7)
富鼎先進	0.959 (5)	0.975 (3)	0.986 (1)	0.979 (1)	0.981 (1)	0.976 (1)
平均	0.875	0.892	0.906	0.935	0.933	0.908
標準差	0.138	0.142	0.090	0.034	0.071	0.079
最大值	0.974	0.977	0.986	0.979	0.981	0.976
最小值	0.151	0.141	0.436	0.841	0.561	0.498

註：()代表排名編號。

若以各年成本效率值變動來看，可發現2003至2004年的變化相當大，平均效率值由0.906上升到0.935，上市廠商矽統可能是主要影響因素，因為矽統的效率值由2003年的0.436上升到2004年的0.841，因此帶動整體效率值的提升，再分析矽統效率值上升的原因可知，2004年矽統縮減規模將近44%，另外在專利權的部份，2004年也將近有10%的成長。

另外由圖4-1可知，整體廠商成本效率值達0.9以上的家數，從2001年的21家約佔整體樣本的5成，到2005年達到32家比率上升到8成，顯示整體廠商在成本的控管上有明顯的進展。

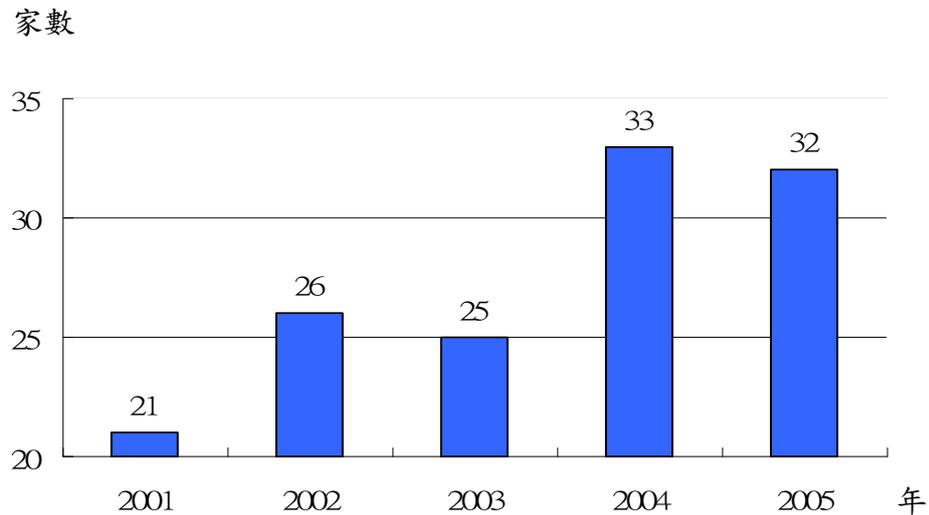


圖4-1 廠商成本效率值大於0.9家數統計

由圖4-2可看出整體產業的成本效率，是呈現一個上升的狀態，效率值最低都有達到0.87以上，而5年的平均值達到0.90，表示整體IC設計廠商的效率表現是不錯的，可見廠商有確實提高研發支出，獲取專利權並控制廠商規模，讓新知識或新發明運用在新產品上，並且減少不必要的浪費，以有效增加成本效率。

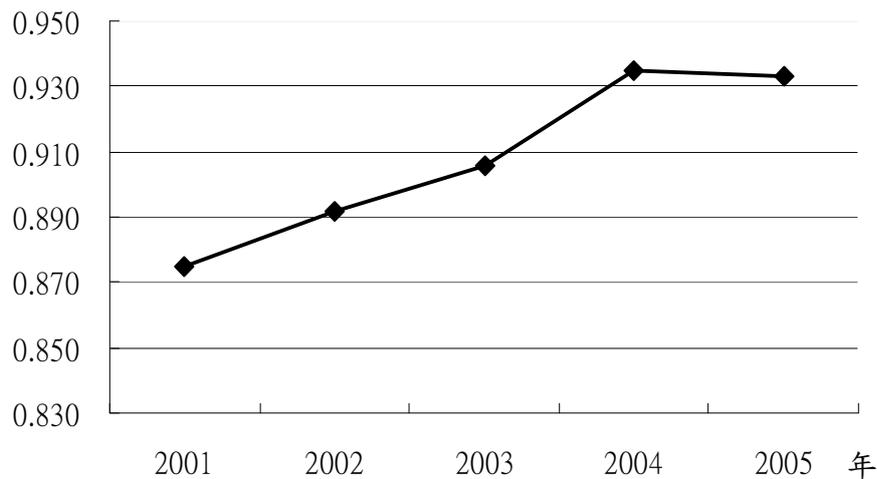


圖4-2 廠商平均成本效率值之變化

三、廠商成本效率之差異檢定

接下來為了了解不同屬性的廠商，成本效率值是否存在顯著差異，本研究將區分為兩個構面加以探討，分別為上市上櫃和產品別，並使用Wilcoxon等級和檢定¹⁶探討廠商是否存有差異。

(一)上市上櫃廠商之差異檢定

由圖4-3可發現上櫃廠商平均成本效率是高於上市廠商，探究其原因可以發現，由於近年來IC產品已由傳統消費性電子產品、PC，逐漸擴大到無線通訊、網際網路、資訊家電與3C整合等新興領域，因此，過去如聯發科憑藉光儲存媒體IC在市場一支獨秀、威盛早期為PC晶片市場的龍頭、凌陽在消費性電子IC有穩健的表現、瑞昱在網路通訊IC市場有很高的市佔率等盛況都面臨挑戰，這些廠商面臨產品成熟、毛利率下降之困境，故必須向其他產品領域拓展，所以上述廠商轉型問題，可能就是造成上市廠商平均成本效率低於上櫃廠商的主要因素。

¹⁶若兩母體符合常態分配，則以t統計量檢定。若不符合常態分配之要求，則以無母數統計之Wilcoxon符號等級檢定方法(陳琇、吳美倫，2001)。

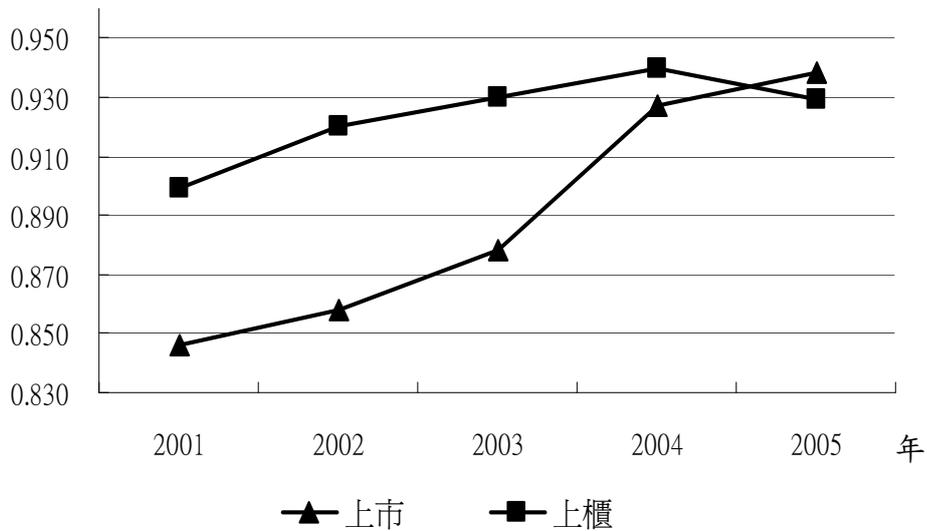


圖4-3 上市櫃廠商成本效率值之變化

依據Wilcoxon檢定的結果(見表4-5)，P值皆大於0.001，顯示上市和上櫃廠商間的成本效率值並無顯著的不同，此結果似乎和一般研究高科技產業成本效率之文獻有所差異，一般均認為上市廠商的表現應該會比上櫃廠商佳，但考量IC設計的產業特性及所處環境可知，由於此產業變化快速，及國內外的競爭者持續加入，上市廠商並不一定就能掌握絕對優勢，例如前面所談到的上市廠商矽統就是很好的例子。

表4-5 上市櫃廠商之差異分析

分類	2001年	2002年	2003年	2004年	2005年
上市廠商	0.846	0.858	0.878	0.927	0.938
上櫃廠商	0.899	0.920	0.930	0.940	0.929
Wilcoxon 檢定	0.9069	0.1834	0.0668	0.2805	0.2550

資料來源：本研究整理。

(二) 廠商產品別之差異檢定

由圖4-4可知，若以資訊IC和消費性IC來加以區分(參見附錄二)，消費性IC廠商的成本效率是領先資訊IC的，顯示以消費性IC產品為主的廠商，在成

本效率控管上是較好的。但在2005年可發現消費性IC的平均效率有大幅的下降，甚至是低於資訊IC，探究其原因可能由於2005年整體景氣的變差，再加上國際大廠的競相投入，使得國內消費性IC廠商面臨嚴苛的挑戰；而在資訊IC廠商由於已發展多年，且在市場上都佔有領先的地位，因此在資訊IC廠商效率值部分，都是呈現一種持續成長的趨勢。

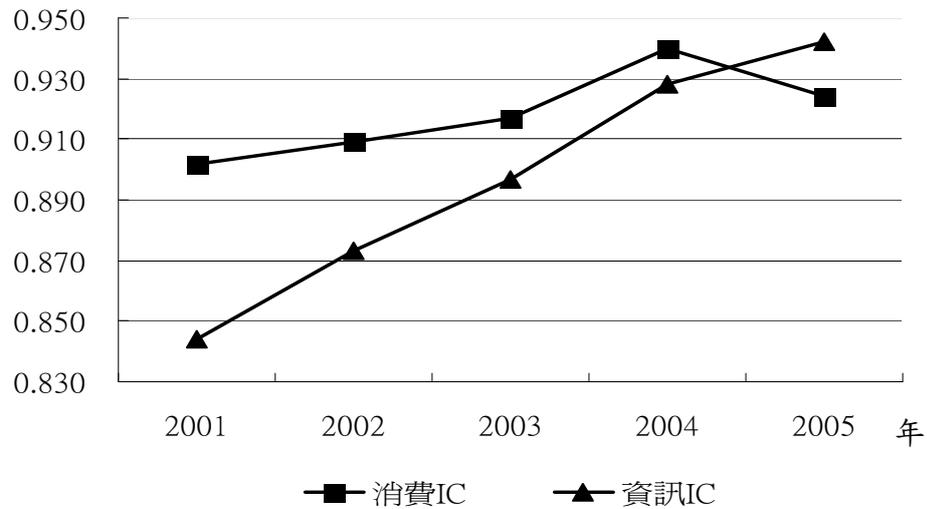


圖4-4 廠商產品別成本效率值之變化

根據產品來加以區分(見表4-6)，由Wilcoxon檢定所得到的P值均大於0.001，顯示消費性和資訊IC並無顯著的差異存在，此結果亦符合臺灣IC設計產業的概況，由前面產業概述中可以了解，我國IC設計發展仍以消費和資訊為兩大主軸，雖已有廠商開始涉入通訊IC但仍是少數，因此在整個產品成熟度相當高的情況下，不管是消費性IC或是資訊IC都在市場上佔有一席之地。

表4-6 廠商產品別之差異分析

分類	2001年	2002年	2003年	2004年	2005年
消費性 IC	0.902	0.909	0.917	0.940	0.924
資訊 IC	0.844	0.873	0.897	0.928	0.942
Wilcoxon 檢定	0.6931	0.6823	0.9417	0.4472	0.9767

資料來源：本研究整理。

第三節 成本效率與獲利性指標之分析

接下來本節就利用隨機邊界模型，以成本效率值結合獲利性指標作進一步的探討。先使用相關係數檢定，以了解變數間是否存有共線性(collinearity)問題，再以LM和Hausman檢定找出最適財務績效迴歸模型，以獲得相關研究結果。

一、相關係數檢定

考量到變數間可能有共線性問題，因此進行Pearson相關係數檢定和VIF¹⁷(variance inflation factor test, VIF test)檢定。由表4-7可知，相關係數明顯都低於0.8，表示並無顯著線性重合問題；再以VIF檢定，也發現不管在成本效率、董監事持股比率、淨值成長率、成立年數及負債比率，VIF值都在1.04至1.19之間，明顯小於10，表示並無顯著共線問題。

表4-7 相關係數與VIF檢定

變數名稱	CE	HR	ER	AGE	DAR	VIF
CE	1					1.12
HR	0.0317	1				1.04
ER	0.1272	0.0323	1			1.08
AGE	-0.2235	-0.1621	-0.1702	1		1.19
DAR	-0.1837	0.1149	-0.1706	-0.2001	1	1.16

資料來源：本研究整理。

二、LM與Hausman檢定

接下來針對財務績效迴歸模型進行檢定，以了解各項獲利性指標適合何種模型。相關結果彙整於表4-8，首先就ROA的部份可發現，經由F檢定統計量為5.01，拒絕虛無假設，符合固定效果模型；LM檢定統計量為149.75，拒絕虛無假設，符合隨機效果模型；Hausman檢定統計量為62.34，拒絕虛無假設，符合

¹⁷ $VIF = 1/1 - R_i^2$ ，其中 R_i^2 為第 i 個解釋變數對其他解釋變數做迴歸時的判定係數。

固定效果模型。檢定結果顯示ROA適用固定效果模型。

ROE的部份可發現，F檢定統計量為3.12，拒絕虛無假設，符合固定效果模型；LM檢定統計量為179.83，拒絕虛無假設，符合隨機效果模型；Hausman檢定統計量為29.44，拒絕虛無假設，符合固定效果模型。檢定結果顯示ROE適用固定效果模型。

ROS的部份，F檢定統計量為4.57，拒絕虛無假設，符合固定效果模型；LM檢定統計量為77.31，拒絕虛無假設，符合隨機效果模型；Hausman檢定統計量為17.81，拒絕虛無假設，符合固定效果模型。檢定結果顯示ROS適用固定效果模型。

表 4-8 迴歸模型檢定

假設檢定	H_0 : OLS H_1 : FEM(固定效果)		H_0 : OLS H_1 : REM(隨機效果)		H_0 : REM H_1 : FEM	
	F	P-value	LM	P-value	Hausman	P-value
ROA	5.01 (37,147)	0.000	149.75 (5)	0.000	62.34 (5)	0.000
ROE	3.12 (37,147)	0.000	179.83 (5)	0.000	29.44 (5)	0.000
ROS	4.57 (37,147)	0.000	77.31 (5)	0.000	17.81 (5)	0.003

註：()為自由度；()上方為檢定統計量。

資料來源：本研究整理。

經由表4-8模型適確性檢定後，可得知獲利性指標皆適合固定效果模型。接著就以成本效率、董監事持股比率、淨值成長率、成立年數及負債比率，分別與獲利性指標ROA、ROE、ROS進行固定效果模型分析，迴歸結果整理於表4-9。

表 4-9 迴歸結果

被解釋變數	ROA	ROE	ROS
截距項	9.8528	2.7991	-81.2484 ***
成本效率	1.8544	23.7704 *	124.5186 ***
董監事持股率	-0.0391	-0.0679	0.0639
淨值成長率	0.1911 ***	0.3131 ***	0.2175 ***
成立年數	0.4614	-0.0380	-2.4362 *
負債比率	-0.2373 **	-0.6591 ***	-0.3999 *
R ²	0.4348	0.4568	0.3243

註：*表示達10%的顯著水準；**表示達5%的顯著水準；***表示達1%的顯著水準。

資料來源：本研究整理。

由表4-9可知，成本效率和獲利性指標幾乎都呈現顯著正相關，代表成本效率愈高，獲利性也隨之提高。董監事持股部份，則呈現不顯著的關係，因此並無證據證明，符合利益收斂或利益掠奪假說，此與Kesner(1987)、戴淵明(1986)、黃榮龍(1993)與楊麗弘(1999)研究相似，顯示兩者間並無相關。在淨值成長率部份，皆呈現顯著正相關，代表淨值成長率愈高，相對廠商整個獲利性也將顯著提升。在成立年數方面，只有ROS呈現顯著負相關，表示隨著成立時間越久，廠商獲利情況將越不佳，這符合IC設計產品生命週期短、技術變遷快速等特性。負債比率部分就如預期，與獲利性指標皆呈顯著負相關，亦即負債比率愈低，代表企業的資本結構較健全，對債權人的保障也越大，相對也會有愈高的公司價值和獲利性，符合Jensen and Meckling(1976)代理理論和Myers and Majluf(1984)融資順位理論(pecking order theory)。

第五章 結論與建議

第一節 結論

國內半導體產業發展迅速，其中 IC 設計業每年成長幅度更是驚人。但近年來國內外廠商相互競爭、產品轉型和技術快速變遷，使得廠商面臨重大挑戰，故對廠商進行成本效率分析是有其必要性。因此，本研究依據 Battese and Coelli(1995)建立的隨機成本邊界模型(Stochastic cost frontier model)，針對 2001 至 2005 年 38 家上市上櫃廠商，進行成本效率實證研究，並將成本效率與獲利性指標結合，以探求兩者之間的關聯。

在模型的建構上，首先透過概似比檢定，配適 Translog 隨機邊界成本函數，再利用參數估計值計算出各廠商的成本效率值，最後再將成本效率值和獲利性指標進行迴歸分析。由於 IC 設計產業相當強調研發創新，而研發活動的主要成效，表現在新技術產生、產品品質提升及專利權取得，故專利權多寡對於廠商而言，可謂研發成效的展現與獲利的代表指標。因此，無效率部分再加入專利權、規模等影響因子加以分析。茲將本研究之結論歸納如下：

- 1.經由相關檢定發現，臺灣 IC 設計廠商較符合 Translog 隨機成本邊界模型，並在透過模型的估算後，整體廠商成本效率值達 0.908，顯示尚約有 9%左右的改善空間；再經由 Wilcoxon 檢定發現，不同屬性的廠商間，成本效率並沒有顯著差異存在。整體廠商 5 年平均成本效率值達 0.90，可見廠商在成本控管上相當不錯，投入要素之配置適當，亦或是有效運用投入要素增加產出，使得成本效率提高。

- 2.專利權增加直接對成本效率產生正向影響，即專利權愈多，成本效率愈高；反之，專利權愈少則成本效率愈低。因此，廠商應致力取得新專利，提升本身產品的獨特性，以便在市場中佔有一席之地。廠商規模對成本效率為顯著負相關，表示廠商規模越大，會導致成本效率越低。由於 IC 設計產業係以智慧及創新資本為主，因此廠商應致力於人才和技術的取得，而非規模擴張。
- 3.由 ROA、ROE 及 ROS 三種獲利性指標，與成本效率值、董監事持股率、淨值成長率、成立年數、負債比率進行迴歸分析。結果發現成本效率值，均與獲利性指標皆呈正相關，表示廠商成本效率越高，獲利能力越好；在董監事持股率和成立年數，與獲利性指標無顯著關係；淨值成長率與獲利性指標呈正相關，顯示淨值成長率越高，獲利性也越高；負債比率與獲利性指標呈現顯著負向關係，顯示廠商資本結構相當健全而資金也相當充裕。

第二節 建議

本文採用隨機邊界模型為理論基礎，估計臺灣IC設計產業成本效率變動，並結合獲利性指標，進一步探討兩者之間的關係。本文嘗試使研究趨於完善，但仍有許多方向值得努力，包括：

- 1.受限資料取得不易，僅就國內廠商加以分析，將來若資料許可，建議可從事跨國比較。
- 2.未來可針對廠商規模加以區分，以了解個別廠商規模大小對效率值的影響。
- 3.由於專利權是一個計數的指標，無法經由專利權的統計數量，顯示各別專利的相對價值。因此，可考慮加入財務報表中無形資產科目，如商譽、商標及權利金，以具體化廠商研發產出的實際價值。

參考文獻

中文部份

王文宏(2000),「台灣 IC 設計業未來發展趨勢」,取自:

http://intra.yuanta.com.tw/PagesA2/hot_issue/8910ic.html。

王天津、廖淑觀(2004),「台灣筆記型電腦上市公司經營績效評估之研究」,樹德科技大學學報,第六卷第二期,33-46頁。

王心瑩(1998),「企業經營績效與產業景氣循環之關聯研究」,國立政治大學科技管理研究所碩士論文。

松翰科技股份有限公司公開說明書。2000年10月。

李宜帆(2004),「利用追蹤分析補捉廠商長期固定效率-以台灣 IC 設計產業為例」,私立東海大學經濟學系碩士論文。

林灼榮、徐啟升、陳怡錚(2004),「產業西進對台灣 IC 產業生產力及財務績效之影響」,兩岸與國際事務季刊,第一卷第一期,127-159頁。

林灼榮、徐啟升、陳誌宏(2004),「台灣 IC 產業技術效率與財務績效關係之研究」,產業論壇,第六卷第四期,177-195頁。

林卓民、馬維揚、陳慧珠(2001),「新竹科學園區 IC 產業技術效率之分析-非中立隨機邊界模型之應用」,華岡經濟論叢,第一卷第一期,97-126頁。

胡志堅、黎漢林(2004),「以資料包絡法與投資報酬法評量產業績效-以台灣 IC 設計業為例」,工業工程學刊,第二十一卷第四期,369-383頁。

莊武仁、黃秀玲(1998),「台灣壽險產業規模經濟和多元經濟之研究」,淡江學報,第三十六期,135-158頁。

徐啟升、林灼榮、江振隆(2005),「台灣光電產業生產效率與財務影響因子分析」,臺灣銀行季刊,第五十六卷第四期,139-157頁。

徐啟升、林灼榮、蔡顯宗(2006),「台灣新開放銀行成本效率與金融環境關係之探討」,東吳經濟學報,第五十二期,93-116頁。

- 馬維揚、楊永列、傅碩玲(2003)，「世界主要半導體製造廠商的生產力評估/隨機生產邊界之應用」，第六屆全國實證經濟學論文研討會。
- 孫遜(2004)，資料包絡法-理論與應用，臺北：揚智文化事業股份有限公司。
- 陳建宏(2004)，「台灣IC設計產業經營模式探討」，國立中山大學企業管理研究所碩士論文。
- 陳琇、吳美倫(2001)，「中國大陸新上市股票異常報酬與經營績效關係之研究」，2001會計理論與實務研討會。
- 陳燕慧(2004)，「績效指標與企業價值創造之關聯性研究-以台灣LED產業為例」，私立東吳大學會計學系碩士論文。
- 傅坤泰(2002)，「智慧資本於企業績效評估之應用---以IC設計產業為例」，私立輔仁大學金融研究所碩士論文。
- 邱永和、胡均立、曹嘉麟(2003)，「台灣生物科技廠商之成本效率分析」，農業與經濟，第三十一期，55-78頁。
- 邱永和、黃心怡(2001)，「電子產業之效率評析-集團與非集團之比較」，私立逢甲大學經濟學系碩士論文。
- 黃榮龍(1993)，「股權結構與經營績效之研究」，國立政治大學會計研究所碩士論文。
- 黃筱潔(2004)，「臺灣半導體產業生產效率之實證研究-以資料包絡模式分析」，私立世新大學經濟學系碩士論文。
- 黃碧香、李南如、古永嘉(2005)，「電子通路產業財務績效評估」，致理學報，第二十二期，489-519頁。
- 楊麗弘(1999)，「台灣上市公司股權結構與經營績效研究」，長庚大學管理學研究所碩士論文。
- 張世其、李宗耀、虞孝成(2003)，「我國 IC 設計上市公司經營績效之分析」，產業論壇，第十五卷第一期，169-195頁。
- 詹淑卿(2001)，「研發與高科技廠商獲利能力之實證研究」，臺灣經濟金融月刊，第三

十七卷第五期，72-83 頁。

電子工業市場年鑑(2006)，新電子科技雜誌，台北市：電子零件同業工會。

廖惠如(2002)，IC 設計產業全覽，臺北：陸克文化事業股份有限公司。

鄭俊杰(1999)，「台灣地區上市電子業財務績效評估之研究」，私立靜宜大學企業管理學系碩士論文。

賴士葆、陳松柏、盧冠嘉(2004)，「台灣生物科技公司經營效率之研究」，管理與資訊學報，第九期，63-88 頁。

簡志勝(2005)，IC設計業經營績效探討，台北市：經濟部產業技術資訊服務推廣計劃。

戴淵明(1986)，「股份有限公司董事會決策功能之研究」，國立交通大學管理科學研究所碩士論文。

羅振華、黎漢林(2001)，「資料包絡分析法評估 IC 產業績效領航指標」，管理雜誌，第三二七期，90-96 頁。

西文部份

Aigner, D., C. A. K. Lovell and P. Schmidt (1977), "Formulation and Estimation of Stochastic Frontier Production Function Models," *Journal of Econometrics*, 6, pp.21-37.

Battese, G. E. and T. J. Coelli (1995), "A Model for Technical Inefficiency Effects in a Stochastic Frontier Production Function for Panel Data," *Empirical Economics*, 20, pp.325-332.

Bartik, T. J. (1986), "Neighborhood Revitalization's Effects on Tenants and the Benefit-Cost Analysis of Government Neighborhood Programs," *Journal of Urban Economics*, 19, pp.234-248.

Bauer, P. W. (1990), "Recent Developments in the Econometrics Estimation of Frontiers," *Journal of Economics*, 46, pp.39-56.

Coelli, T. J., D. S. P. Rao and G. E. Battese (1999), "An Introduction to Efficiency and Productivity Analysis," Library of Congress Cataloging in Publication.

- Crépon, B., E. Duguet and J. Mairesse (1998), "Research, Innovation, and Productivity: An Econometric Analysis at the Firm Level," Working Paper No. 6696, NBER, Cambridge, MA.
- Diewert, W. E. (1974), "Intertemporal Consumer Theory and the Demand for Durables," *Econometrica*, 42, pp.497-516.
- Farrell, M. J. (1957), "The Measurement of Productive Efficiency," *Journal of the Royal Statistical Society*, 120, pp.253-281.
- Greene, W. and D. Segal (2004), "Profitability and Efficiency in the U.S. Life Insurance Industry," *Journal of Productivity Analysis*, 21, pp.229–247.
- Hausman, J. (1978), "Specification Tests in Econometrics," *Econometrica*, 46, pp.69-85.
- Hsiao, C. (1986), "Analysis of Panel Data," New York: Cambridge University Press.
- Huang, C. J. and J. T. Liu (1994), "Estimation of Non-neutral Stochastic Frontier Production Function," *The Journal of Productivity Analysis*, 5, pp.171-180.
- Jensen, M. C. and W. H. Meckling (1976), "Theory of the Firm: Managerial Behavior, Agency Costs and Ownership Structure," *Journal of Financial Economics*, 3, pp.305-360.
- Kalton, G., D. Kasprzyk and D. McMillen (1989), "Nonsampling Error in Panel Surveys" In D. Kasprzyk *et al.* (eds.), *Panel Surveys*, New York: Wiley, pp.249-270.
- Kesner, I. F. (1987), "Directors' stock ownership and Organizational Performance: An Investigation of Fortune 500 Companies," *Journal of Management*, 11(3), pp.499-507.
- Kester, W. C. (1986), "Capital and Ownership Structure: A Comparison of United States and Japanese Manufacturing Corporations," *Financial Management*, 15(1), pp.5-16.
- Kopp, R. J. and W. E. Diewert (1982), "The Decomposition of Frontier Cost Function Deviations into Measures of Technical and Allocative Efficiency," *Journal of Econometrics*, 19, pp.319-331.
- Kozmetsky, G. and P. Yue (1998), "Comparative performance of global Semiconductor companies," *OMEGA*, 26(2), pp.153-175.

- Meeusen, W. and J. Broeck (1977), "Efficiency Estimation from Cobb-Douglas Production Functions with Composed Error," *International Economic Review*, 18, pp.435-444.
- Mundlak, Y. (1978), "On the Pooling of Time Series and Cross-Section Data," *Econometrica*, 46, pp.69-85.
- Myers, S. and N. S. Majluf (1984), "Corporate Financing and Investment Decisions When Firms Have Information That Investors Do Not Have," *Journal of Financial Economics*, 13, pp.187-221.
- Pitt, M. M. and L. F. Lee (1981), "Measurement and Sources of Technical Inefficiency in the Indonesian Weaving Industry," *Journal of Development Economics*, 9, pp.43-64.
- Schmidt, P. and C. A. K. Lovell (1979), "Estimating Technical and Allocative Inefficiency Relative to Stochastic Production and Cost Functions," *Journal of Econometrics*, 9, pp.343-366.
- Schmidt, P. and R. C. Sickles (1984), "Production Frontiers and Panel Data," *Journal of Business and Economic Statistics*, 2, pp.367-374.
- Shepherd, W. G. (1972), "The Elements of Market Structure," *The Review of Economic and Statistics*, 54(1), pp.25-37.
- Stevenson, R. E. (1980), "Likelihood Functions for Generalised Stochastic Estimation," *Journal of Econometrics*, 13, pp.57-66.
- Thore, S., G. Kozmetsky and F. Philips (1994), "DEA of financial statements data: the U.S. computer industry," *Journal of Productivity Analysis*, 5(3), pp.229-248.
- Thore, S., F. Philips, T. W. Ruefli and P. Yue (1996), "DEA and the management of the product cycle: the US computer industry," *Computer and Operations Research*, 23, pp.341-356.
- Trueman, B., M. H. Wong and X. Zhang (2000), "Back to basics: Forecasting the revenues of Internet firms," Working paper, University of California, Berkeley.
- Wansbeek, T. J. (1992), "Transformations for panel data when the disturbances are autocorrelated," *Structural Change and Economic Dynamics*, 3, pp.375-384.

附錄一 樣本廠商

成立年份	廠商	產品屬性	主要產品
1987	矽統(2636)	資訊	個人電腦之核心邏輯晶片、多媒體晶片、通訊晶片及資訊家電晶片。
1987	瑞昱(2379)	資訊	通訊 IC、資訊 IC、電腦週邊 IC。
1989	威盛(2388)	資訊	電腦晶片組、週邊晶片以及網路晶片。
1990	凌陽(2401)	消費性	語音及音樂合成積體電路、電話答錄裝置積體電路、多媒體系統積體電路、無線通訊積體電路、數位訊號處理控制用積體電路、特殊應用積體電路(ASIC)。
1988	偉詮電(2436)	消費性	數位類比混合式特殊應用 IC、數位式積體電路、類比式 IC。
1997	聯發科(2454)	光儲存	光儲存 IC 產品：CD-ROM、DVD-ROM、DVD Player、CD-R/RW、Combi、DVD-Rew 等相關控制晶片組。GSM/GPRS 手機用 IC 產品：包括基頻、射頻及電源管理 IC 等各式晶片組。
1994	義隆(2458)	消費性	嵌入式記憶體(Embedded Memory)、類比的 IP 和無線通訊的技術(DSP、Bluetooth) 等。
1997	晶豪科(3006)	記憶體	DRAM、SRAM、EFSTFLASH、Mixed Signal。
1996	聯陽(3014)	資訊	I/O (輸出入晶片)、Multi-Media、LCD。
1997	聯詠(3034)	記憶體	液晶顯示驅動 IC 及控制 IC、視訊產品、商用產品及影像產品 IC 之研發、設計、製造管理與銷售服務。
1993	智原(3035)	元件設計	「特殊 IC 設計用元件資料庫」(ASIC Libraries)產品：特殊應用 IC(ASIC solution)、智慧財產電路原件(IP solution)、與 IC 設計服務。
1993	揚智(3041)	消費性	數位影音家電以及個人消費性電子產品的系統單晶片。
1996	松翰(5471)	消費性	影像控制 ICs、語音控制器 ICs、8 位元微控器 ICs、USB 控制器 Ics。
1983	崇貿(6280)	資訊	桌上型電腦電源供應器 ATX 控制 IC、低功率返馳式轉換器 PWM 控制 IC、高功率返馳式轉換器 PWM 控制 IC、二次側同步整流控制 IC、PFC 控制 IC。
1998	立錡(6286)	類比	類比電源管理 IC 設計。
1998	矽創(8016)	消費性	液晶驅動功能為技術核心：Microcontrollers、Display Driver IC。
1996	信億(3126)	資訊	IDE、SCSI、SCSIDE、MCU code、CD/DVD Copier、PMW、SCSI 終端機及 USB

			等。
1992	倚強科技(3219)	消費性	數位相機晶片(CIF & VGA)、數位相機晶片(百萬相素以上)USB 2.0 PC Cam、影音多媒體控制晶片、數位安全監控晶片、掃描器控制晶片。
1997	金麗科(3228)	消費性	MCU、ASIC/DSP、IP/Deaign Service、Networking Processor。
1983	太欣(5302)	消費性	視訊、語音、影像及微處理器等消費性產品、設計開發包括數位/類比(DAC)、類比/數位(ADC)處理、微處理器、聲音處理器(DPP)、影像處理及壓縮、靜態數位相機控制器(DSC)、LCD 控制器。
2001	世紀民生(5314)	資訊	從事視訊與通訊 IC 設計產品：MCU、LCD、Panel、Fiber、VoIP、IA、USB 等。
1991	鈺創(5351)	記憶體	SDRAM、SGRAM、Portable DVD、Car TV、PMP LCD Display Controllers。
1994	台晶(5468)	記憶體	SRAM、DRAM、8-Bit MCU、Power Management、Audio Processor。
1986	通泰(5487)	消費性	IR Remote Series、LCD Driver Series、Thermometer Series、Camera Series、Light Control Series。
1996	合邦(6103)	類比	數位音樂系統晶片。
1997	創惟科技(6104)	通訊	儲存設備控制晶片、掃描器控制晶片、低速 USB 控制晶片、遊戲機設備控制晶片、矽智財、其它(USB 相關週邊控制晶片)。
1986	普誠(6129)	消費性	Mini Compo, Karaoke, Mixer、PC Monitor, Multi-Media Speaker、Multi-Media PC、Notebook、Portable Audio Player、CD-ROM/CD-RW/DVD-ROM Players、Home/Car Audio System、CATV Tuner, Set-Top Box, Satellite Receiver、Digital Audio/Video、System(CD/MD/VCD/DVDPlayers)、Digital TV、TV。
1994	亞全(6130)	通訊	LCD 控制驅動 IC、微處理器應用平台、GPS 晶片組及方案。
1997	茂達(6138)	類比	電源管理 IC、功率離散式元件、放大器/驅動 IC。
1998	晶磊(6186)	顯示器	液晶面板驅動晶片、視訊系統產品(包含液晶電視、數位機上盒等)、液晶電視控制 IC 及方案、數位無線家電 IC 及方案、USB TV Box 控制 IC 及方案。
1995	旭展(6195)	顯示器	LVDS IN FOR NOTE BOOK/PC、PANEL、SCALING CONTROL IC FOR LCD MONITOR USB REPEATER、有關平面數位顯示、IC 之設計、綜合數位、類比 IC 設計、Hitachi、Toshiba、NEC、JVC 產品之國內外販賣、IA 系統設計。
1997	旺玖(6233)	資訊	USB Controller IC、SOC。

1997	凌越(6236)	顯示器	LCD 顯示面板驅動 IC、LCD TV 控制 IC、消費性 IC 及電腦週邊等 IC 產品。
1998	迅杰(6243)	資訊	可攜式系統 IC：如筆記型電腦 IC、PDA/IA IC、USB、MP3、KBC、通訊/大哥大 IC 及 POWER 等 IC 為主。
1992	沛亨(6291)	類比	LCD Monitor 的電源 IC。
1996	安國(8054)	資訊	Input/Output Device Product、Connectivity Product、Security Enabling Device Product、Storage Product、Flash Disk Controller Product、Multimedia Product。
1996	致新(8081)	消費性	手機、寬頻網路、LCD 螢幕、PDA、光碟機、IA 等消費性產品及筆記型電腦、Server、工作站等領域。
1998	富鼎先進(8261)	資訊	從事高功率半導體之研發、設計及生產(POWER MOSFETS、IGBT、POWER IC)。

資料來源：IC設計產業全覽(2002)。

附錄二 分類廠商

(一)上市上櫃

分類	廠商名稱	家數統計
上市廠商	矽統、瑞昱、威盛、凌陽、偉詮電、聯發科、義隆、晶豪科、聯陽、聯詠、智原、揚智、松翰、崇貿、立錡、矽創	16 家
上櫃廠商	信億、倚強科技、金麗科、太欣、世紀民生、鈺創、台晶、通泰、合邦、創惟科技、普誠、亞全、茂達、晶磊、旭展、旺玖、凌越、迅杰、沛亨、安國、致新、富鼎先進	22 家

(二)產品別

分類	廠商名稱	家數統計
消費性 IC	凌陽、偉詮電、聯陽、聯詠、揚智、松翰、矽創、倚強科技、太欣、世紀民生、通泰、合邦、普誠、亞全、晶磊、旭展、凌越、沛亨、致新、義隆	20 家
資訊 IC	矽統、瑞昱、威盛、聯發科、晶豪科、智原、崇貿、立錡、信億、金麗科、鈺創、台晶、創惟科技、茂達、旺玖、迅杰、安國、富鼎先進	18 家

資料來源：本研究整理。